
EM78F724N

8位
微控制器

产品规格书

版本 1.0

义隆电子股份有限公司
2017.06



商标告之:

IBM 为一个注册商标, PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2017 义隆电子股份有限公司

所有权利保留

台湾印制

本规格书内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性, 义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本规格书之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下, 义隆电子股份有限公司对本规格书中的信息或内容的错误、遗漏, 或者其它不准确性不承担任何责任。由于使用本规格书中的信息或内容而导致的直接, 间接, 特别附随的或结果的损害, 义隆电子股份有限公司没有义务负责。

本规格书中提到的软件(如果有), 都是依据授权或保密合约所合法提供的, 并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具, 装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意, 任何个人或公司不得以任何形式或方式对本规格书的内容之任一部分进行复制或传输。



义隆电子股份有限公司

总公司:

地址: 台湾新竹科学园区创
新一路 12 号

邮编: 台湾新竹 308

电话: +886 3 563-9977

传真: +886 3 563-9966

webmaster@emc.com.tw

<http://www.emc.com.tw>

香港分公司:

义隆电子(香港)有限公司

九龙观塘巧明街 95 号世达中心 19
楼 A 室

电话: +852 2723-3376

传真: +852 2723-778

USA:

Elan Information
Technology Group (U.S.A.)

PO Box 601

Cupertino, CA 95015

U.S.A.

电话: +1 408 366-8225

传真: +1 408 366-8225

深圳分公司:

义隆电子(深圳)有限公司

深圳市南山区高新技术产业园南区
高新南六道迈科隆大厦 8A

邮编: 中国深圳 518057

电话: +86 755 2601-0565

传真: +86 755 2601-0500

elan-sz@elanic.com.cn

上海分公司:

义隆电子(上海)有限公司

地址: 上海浦东新区张江高科技
园区碧波路 5 号科苑大厦 6
楼

邮编: 中国上海 201204

电话: +86 21 5080-3866

传真: +86 21 5080-0273

elan-sh@elanic.com.cn

目录

1 概述.....	1
2 特性.....	1
3 引脚配置	2
4 引脚描述	3
5 结构图.....	4
6 功能描述	5
6.1 操作寄存器	5
6.1.1 R0 (间接寻址寄存器)	5
6.1.2 R1: BSR (库选择控制寄存器)	5
6.1.3 R2 (程序计数器和堆栈).....	6
6.1.4 R3(状态寄存器)	8
6.1.5 R4 (RAM 选择寄存器)	9
6.1.6 Bank 0 R5 ~ R7 (Port 5 ~ Port 7)	9
6.1.7 Bank 0 R8: IOCR5 (I/O Port 5 控制寄存器).....	9
6.1.8 Bank 0 R9: IOCR6 (I/O Port 6 控制寄存器).....	9
6.1.9 Bank 0 RA: IOCR7 (I/O Port 7 控制寄存器)	9
6.1.10 Bank 0 RB: WUCR (唤醒控制寄存器)	10
6.1.11 Bank 0 RC: OMCR (操作模式控制寄存器)	10
6.1.12 Bank 0 RD: WDTCR (WDT 控制寄存器).....	13
6.1.13 Bank 0 RE: SFR1 (状态标识寄存器 1)	13
6.1.14 Bank 0 RF: SFR2 (状态标识寄存器 2).....	14
6.1.15 Bank1 R5: TM1CR1 (定时器/计数器 1 控制寄存器 1)	14
6.1.16 Bank1 R6: TM1CR2 (定时器/计数器 1 控制寄存器 2)	15
6.1.17 Bank 1 R7: TM1DBH (定时器/计数器 1 数据缓冲器 B 的高字节)	16
6.1.18 Bank 1 R8: TM1DBL(定时器/计数器 1 数据缓冲器 B 的低字节).....	16
6.1.19 Bank 1 R9: TM1DAH(定时器/计数器 1 数据缓冲器 A 的高字节)	16
6.1.20 Bank 1 RA: TM1DAL (定时器/计数器 1 数据缓冲器 A 的低字节)	16
6.1.21 Bank 1 RB: EIESCR (外部中断沿选择控制寄存器).....	16
6.1.22 Bank1 RC: STKMON (堆栈指针).....	17
6.1.23 Bank 1 RD (保留)	17
6.1.24 Bank 1 RE: IMR1 (中断屏蔽寄存器 1).....	17
6.1.25 Bank 1 RF: IMR2 (中断屏蔽寄存器 2)	18
6.1.26 Bank 2 R5: URCCR1 (UART 控制寄存器 1)	18
6.1.27 Bank 2 R6: URS (UART 状态寄存器).....	19
6.1.28 Bank 2 R7: URTD (UART 送数据缓冲寄存器)	20

6.1.29	Bank 2 R8: URRD (UART 接收数据缓冲寄存器)	20
6.1.30	Bank 2 RA: URCCR2 (UART 控制寄存器 2)	20
6.1.31	Bank 3 R5: TM2CR1(定时器 2 控制寄存器 1)	20
6.1.32	Bank 3 R6: TM2CR2(定时器 2 控制寄存器 2)	21
6.1.33	Bank 3 R7: TM2DBH (定时器 2 数据缓冲器 B 高字节)	22
6.1.34	Bank 3 R8: TM2DBL(定时器 2 数据缓冲器 B 低字节)	22
6.1.35	Bank 3 R9: TM2DAH(定时器 2 数据缓冲器 A 高字节)	22
6.1.36	Bank 3 RA: TM2DAL (定时器 2 数据缓冲器 A 低字节)	22
6.1.37	Bank 3 RB (保留)	22
6.1.38	Bank 3 RC: EECR1 (EEPROM 控制寄存器 1)	23
6.1.39	Bank 3 RD: EECR2 (EEPROM 控制寄存器 2)	23
6.1.40	Bank 3 RE: EERA (EEPROM 地址)	23
6.1.41	Bank 3 RF: EERD (EEPROM 数据)	24
6.1.42	Bank 4 R5: P6PHCR (Port 6 上拉控制寄存器)	24
6.1.43	Bank 4 R6: P6PLCR (Port 6 下拉控制寄存器)	24
6.1.44	Bank 4 R7: P57PHCR (Port 5, Port 7 上拉控制寄存器)	25
6.1.45	Bank 4 R8: P57PLCR (Port 5, Port 7 下拉控制寄存器)	25
6.1.46	Bank4 R9: P6HDSCR (Port 6 高驱动/高灌控制寄存器)	25
6.1.47	Bank 4 RA~RB (预留)	26
6.1.48	Bank 4 RC MFCR (主频 IRC 的调整位)	26
6.1.49	Bank 4 RD SFRCR (副频 IRC 的调整位)	28
6.1.50	Bank 4 RE~RF (保留)	29
6.1.51	Bank 5 R5~RF (保留)	29
6.1.52	Bank 6 R5~RF (保留)	29
6.1.53	Bank 7 R5~RB (保留)	29
6.1.54	Bank 7 RC: TBWCR(表写入控制寄存器)	29
6.1.55	Bank 7 RD: FLKR(闪存密钥寄存器用于表格写入使用)	30
6.1.56	Bank 7 RE: TBPTL (表指针低寄存器)	30
6.1.57	Bank 7 RF: TBPTH (表指针低寄存器)	30
6.2	WDT 和预分频	32
6.3	I/O 端口	33
6.4	复位和唤醒	36
6.4.1	复位	36
6.4.2	寄存器初始值总结	38
6.4.3	状态寄存器的 RST, T 和 P 位的状态	47
6.5	中断	49
6.6	UART (通用异步接收/发送器)	51
6.7	定时器/计数器 1/2	54
6.8	代码选项寄存器	57



6.8.1	代码选项寄存器(Word 0)	57
6.8.2	代码选项寄存器(Word 1)	58
6.8.3	代码选项寄存器 (Word 2)	59
6.9	上电相关问题	60
6.10	外部上电复位电路	60
6.11	残留电压保护	60
6.12	指令集	61
7	最大绝对值	64
8	DC 电气特性	64
8.1	数据 EEPROM 电器特性	66
8.2	Flash 程序存储器	66
9	AC 电气特性	66

附录

A	封装类型	67
B	封装信息	68
B.1	EM78F724NAMS10 118mil	68
C	品质保证和可靠性	69
C.1	地址缺陷检测	69



规格修订历史

版本	版本描述	日期
1.0	初版	2017/06/30

1 概述

EM78F724N 是采用低功耗高速 CMOS 和噪声高抗干扰工艺设计开发的 8 位微控制器。它配备有 4Kx13-位电可擦除 Flash 程序存储器、128x8 位在系统可编程 EEPROM。

2 特性

- CPU配置
 - 4Kx13位可编程程序存储器
 - 272x8位片内寄存器 (SRAM)
 - 128字节在系统可编程EEPROM
 - 8级堆栈用于子程序嵌套
- I/O 端口配置
 - 8组双向I/O端口
 - 6个可编程上拉I/O引脚
 - 8个可编程漏极开路I/O引脚
- 工作电压范围:
 - 2.5V~3.6V@-40°C ~85°C(工规)
- 工作频率范围(基于2个时钟周期):
 - IRC偏移率(Vdd @3.3V)
- 2个16位定时/计数器
 - TM1: 定时器/计数器/捕捉
 - TM2: 定时器/计数器外部配置
- 外部配置
 - 串行异步接收器/发生器 (UART)
 - 四中工作模式:正常、低速、空闲、休眠
 - 上电复位(POR): 2.2V/2.0V ±0.3V
 - 一个指令周期包含两个时钟周期
 - 高抗EFT特性: 4KV/400V
 - 2个副频率: 128kHz和16kHz, 16kHz是由128kHz产生的
 - 单指令周期指令
 - 可编程独立运行的看门狗定时器
- 封装类型
 - 10-pin MSOP 118mil: EM78F724NAMS10

注意: 绿色产品, 不含有毒物质。

内部 RC 频率	偏移率				
	温度 (-40°C~+85°C)		制程	总计	
	Vdd	内部 Vref.		Vdd	内部 Vref.
500kHz	±3.5%	±2.5%	±1%	±4.5%	±3.5%
1 MHz	±3.5%	±2.5%	±1%	±4.5%	±3.5%
8 MHz	±3.5%	±2.5%	±1%	±4.5%	±3.5%

*内部Vref.:UWTR 总计±4.5%,NUWTR 总计±3.5%

- 副IRC偏移率

内部 RC 频率	偏移率			
	温度 (-40°C~+85°C)	电压 3.3V±5%	制程	总计
128kHz	±6.5%	±1%	±2%	±9.5%
16kHz	±6.5%	±1%	±2%	±9.5%

3 引脚配置

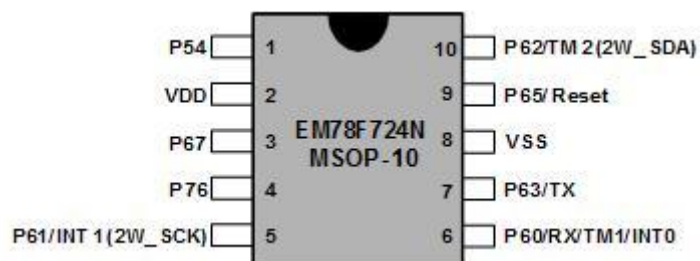


图 3-1 EM78F724NAMS10

4 引脚描述

表 1 EM78F724N 引脚描述
注: **ST:** 施密特触发输入

AN: 模拟引脚

CMOS: CMOS 输出

XTAL: 晶振谐振器振荡引脚

名称	功能	输入类型	输出类型	描述
-	VDD	Power	-	电源
-	VSS	Power	-	地
P54	P54	ST	CMOS	双向 I/O 引脚, 可编程设置下拉和上拉
P60/RX/TM1/INT0	P60	ST	CMOS	双向 I/O 引脚, 可编程设置下拉、上拉和引脚改变唤醒
	RX	ST	-	UART 的 RX
	TM1	ST	-	16 位定时器/计数器 1
	INT0	ST	-	外部中断 0
P61/INT1(2W_SCK)	P61	ST	CMOS	双向 I/O 引脚, 可编程设置下拉、上拉和引脚改变唤醒
	INT1	ST	-	外部中断 1
	2W_SCL	ST	CMOS	片上调试系统的时钟引脚
P62/TM2(2W_SDA)	P62	ST	CMOS	双向 I/O 引脚, 可编程设置下拉、上拉和引脚改变唤醒
	TM2	ST	-	16 位定时器/计数器 2
	2W_SDA	ST	CMOS	片上调试系统的数据引脚
P63/TX	P63	ST	CMOS	双向 I/O 引脚, 可编程设置下拉、上拉和引脚改变唤醒
	TX	-	CMOS	UART 的 TX
P65/RESET	P65	ST	CMOS	双向 I/O 引脚, 可编程设置下拉、上拉和引脚改变唤醒
	RESET	ST	-	
P67	P67	ST	CMOS	双向 I/O 引脚, 可编程设置下拉、上拉和引脚改变唤醒
P76	P76	ST	CMOS	双向 I/O 引脚, 可编程设置下拉和上拉

5 结构图

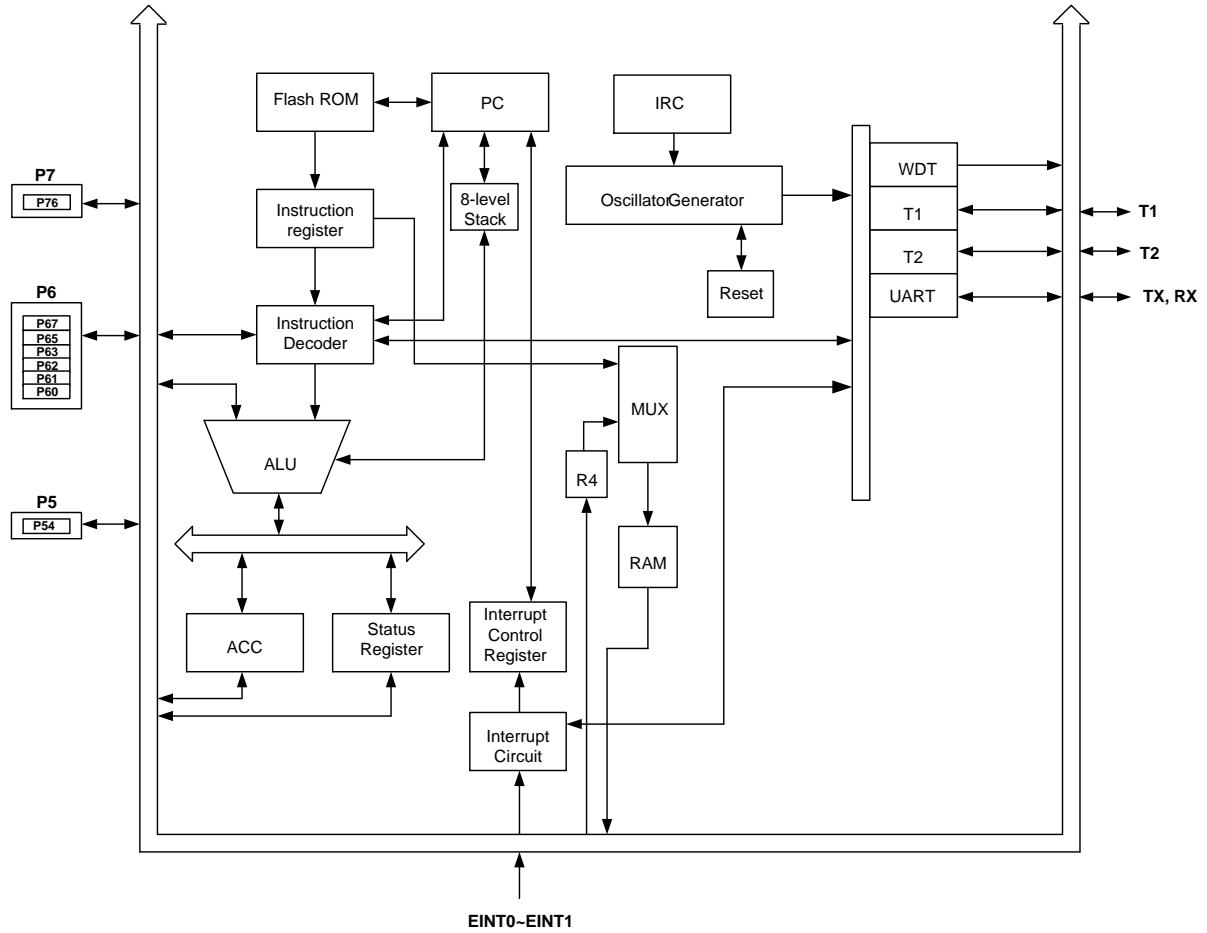


图5-1 EM78F724N功能结构图

6 功能描述

6.1 操作寄存器

6.1.1 R0 (间接寻址寄存器)

R0 并非实际的物理寄存器。它用作一个间接地址的指针。任何使用R0做指针的指令实际上是对RAM选择寄存器(R4)所指向的RAM寄存器进行操作。

6.1.2 R1: BSR (库选择控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	SBS2	SBS1	SBS0	-	GBS2	GBS1(IGBS1)	GBS0(IGBS0)
0	R/W	R/W	R/W	0	R/W	R/W	R/W

Bit 7: 未使用，始终设置为“0”

Bits 6~4 (SBS2~SBS0):特殊寄存器选择位。它用于选择特殊寄存器 R5~RF 的 bank 0~7。

SBS2	SBS1	SBS0	特殊寄存器 Bank
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

Bit 3: 未使用，始终设置为“0”

Bits 2~0 (GBS2~GBS0):特殊寄存器选择位。它用于选择特殊寄存器 R20~R3F 的 bank 0~7。

GBS2	GBS1(IGBS1)	GBS0(IGBS0)	RAM Bank
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

6.1.3 R2 (程序计数器和堆栈)

基于控制器类型，R2和硬件堆栈宽度有12位宽。其结构如图6-1所示。

生成 4K×13 位相关程序指令代码在片内Flash ROM中的地址。一个程序页为1024字长。

复位条件下，R2所有位均被清“0”。

"JMP" 指令直接加载程序计数器的低10位。因此，"JMP" 允许PC跳转到一个程序页的任何位置(1K)。

"CALL" 指令装载程序计数器的低10位值，并将PC+1压入堆栈。因此，子程序入口地址可定位在一个程序页的任何位置。

"LJMP"指令可直接装载程序计数器的低12位(A0~A11)，因此，“LJMP”允许程序计数器跳转到4K(2¹²)的范围内的任何位置。

"LCALL"指令首先装载程序计数器低12位(A0~A11)，然后将PC+1 压入堆栈。因此，子程序入口地址可定位在4K (2¹²)的范围内任何位置。

"RET" ("RETL k", "RETI")指令将栈顶数据装入程序计数器。

"ADD R2, A"可将一个相对地址与当前PC相加，PC的第九及以上各位逐次递增。

"MOV R2, A"允许从A寄存器装载到PC的低8位,同时PC的第九位及第十位保持不变。

任何(例如: "MOV R2, A", "BC R2, 6"等)对R2进行操作的指令(除"ADD R2,A"外)都不会引起PC的第九位及第十位(A8~A9)改变。

所有指令都是单周期指令 (F_{sys}/2)，LCALL、LJMP、TBRD指令除外(这些指令都会引起R2的变化)，LCALL、LJMP、TBRD指令需要两个指令周期。

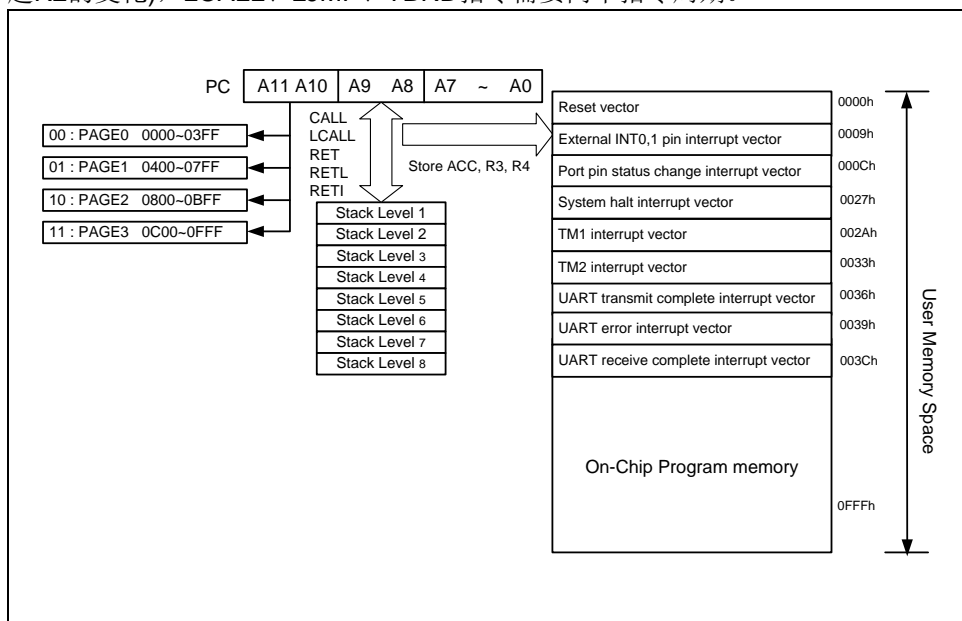


图 6-1 程序计数器组织图

地址	Bank 0	Bank 1	Bank 2	Bank 3	Bank 4	Bank 5	Bank 6	Bank 7
0X00	IAR (间接寻址寄存器)							
0X01	BSR (BANK 选择控制寄存器)							
0X02	PCL (程序计数器低位)							
0X03	SR (状态寄存器)							
0X04	RSR (RAM 选择寄存器)							
0X05	Port 5	TM1CR1	URCR1	TM2CR1	P6PHCR	保留	保留	保留
0X06	Port 6	TM1CR2	URS	TM2CR2	P6PLCR	保留	保留	保留
0X07	Port 7	TM1DBH	URTD	TM2DBH	P57PHCR	保留	保留	保留
0X08	IOCR5	TM1DBL	URRDL	TM2DBL	P57PLCR	保留	保留	保留
0X09	IOCR6	TM1DAH	保留	TM2DAH	P6HDSCR	保留	保留	保留
0X0A	IOCR7	TM1DAL	URCR2	TM2DAL	保留	保留	保留	保留
0x0B	WKCR	EIESCR	保留	保留	保留	保留	保留	保留
0X0C	OMCR	STKMON	保留	EECR1	MFCR	保留	保留	TBWCR
0X0D	WDTCR	保留	保留	EECR2	SFCR	保留	保留	FLKR
0X0E	SFR1	IMR1	保留	EEAR	保留	保留	保留	TBTPL
0X0F	SFR2	IMR2	保留	EEDA	保留	保留	保留	TBTPH
0X10 ~ 0X1F	16 字节共用寄存器							
0X20	Bank 0	Bank 1	Bank 2	Bank 3	Bank 4	Bank 5	Bank 6 IAP BUF	Bank 7 IAP BUF
0X21								
.								
.								
.								
0X3E								
0X3F								

图 6-2 数据存储配置

6.1.4 R3(状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	INT	T	P	Z	DC	C

Bits 7~6: 未使用，始终设置为“0”

Bit 5 (INT): 中断使能标识

0: 通过 DISI 或硬件中断屏蔽

1: 通过 ENI/RETI 指令中断使能

Bit 4 (T): 超时位

"SLEP"和"WDT"指令置 1，掉电或复位是通过 WDT 超时设置为 0。

Bit 3 (P): 掉电位

上电或通过"WDT"指令置 1，通过"SLEP"复位为 0。

Bit 2 (Z): 0 标志位

如果算术或逻辑运算为 0，置 1。

Bit 1 (DC): 辅助进位标志位

Bit 0 (C): 进位标志位

当进位发生时，C 置位；当算术运算中借位发生，C 复位。进位标志置位或清除取决于正在执行的操作。

对于 ADD, ADC, INC, INCA 指令

0: 无进位发生

1: 进位发生

对于 SUB, SUBB, DEC, DECA, NEG 指令

0: 借位发生

1: 无借位发生

对于 RLC, RRC, RLCA, RRCA 指令

进位标志被用于连接最低有效位(LSB)和最高有效位(MSB)。

6.1.5 R4 (RAM选择寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IGBS1 (GBS1)	IGBS0 (BGS0)	RS5	RS4	RS3	RS2	RS1	RS0

Bits 7~6 (IGBS1~IGBS0): 特殊寄存器选择位。它用于选择特殊寄存器 R20~R3F 的 Banks 0~7。

GBS2	IGBS1 (GBS1)	IGBS0 (BGS0)	RAM Bank
0	0	0	0
0	0	1	1
0	1	0	2
0	1	1	3
1	0	0	4
1	0	1	5
1	1	0	6
1	1	1	7

Bits 5~0 (RS5~RS0): 在间接地址模式，用于选择寄存器 (Address: 00~3F) 数据存储配置如图 4。

6.1.6 Bank 0 R5 ~ R7 (Port 5 ~ Port 7)

R5 ~ R7为I/O数据寄存器。

6.1.7 Bank 0 R8: IOCR5 (I/O Port 5控制寄存器)

0:设置相关的 I/O 引脚作为输出

1:设置相关的 I/O 引脚作为高组态输入(默认值)

6.1.8 Bank 0 R9: IOCR6 (I/O Port 6控制寄存器)

0:设置相关的 I/O 引脚作为输出

1:设置相关的 I/O 引脚作为高组态输入(默认值)

6.1.9 Bank 0 RA: IOCR7 (I/O Port 7控制寄存器)

0:设置相关的 I/O 引脚作为输出

1:设置相关的 I/O 引脚作为高组态输入(默认值)

6.1.10 Bank 0 RB: WUCR (唤醒控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
URWE	-	-	-	-	EX2WE	EX1WE	ICWE

Bit 7 (URWE): UART 唤醒使能位

- 0: 禁止 UART 唤醒
- 1: 使能 UART 唤醒

Bits 6~3: 未使用，总是设置为 "0"

Bit 2 (EX2WE): 外部唤醒使能位

- 0: 禁止外部/INT2 引脚唤醒
- 1: 使能外部/INT2 引脚唤醒

Bit 1 (EX1WE): 外部唤醒使能位

- 0: 禁止外部/INT1 引脚唤醒
- 1: 使能外部/INT1 引脚唤醒

Bit 0 (ICWE): 端口输入状态改变唤醒使能位

- 0: 禁止端口输入状态改变唤醒
- 1: 使能端口输入状态改变唤醒

6.1.11 Bank 0 RC: OMCR (操作模式控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CPUS	IDLE	PERCS	CLK1	CLK0	SFS	RCM1	RCM0

Bit 7 (CPUS): CPU振荡源选择

- 0: Fs: 副振荡器
- 1: Fm: 主振荡器 (默认值)

当 CPUS=0, CPU 振荡器选择副振荡器, 主振荡器停止。

Bit 6 (IDLE): 空闲模式使能位、。此位决定了 SLEP 指令将执何种模式

- 0: "IDLE=0"+SLEP 指令 => 睡眠模式
- 1: "IDLE=1"+SLEP 指令 => 空闲模式(默认)

Bit 5 (PERCS): 外部时钟用于低速低速和空闲模式

0: 外部时钟源为 Fs。Fm 将在低速低速和空闲模式停止。(默认)

1: 外部时钟源为 Fm。Fm 将在低速低速和空闲模式振荡。

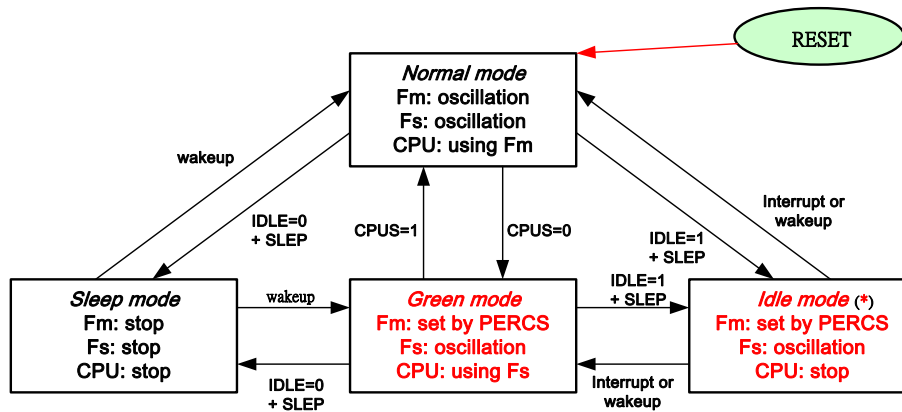


图 6-2 CPU 操作模式

注意

(*)转换操作空闲→正常，空闲→低速低速：

如果定时器的时钟源是Fs，计时器/计数器将继续在空闲模式下持续计数。当在空闲模式下发生计时器/计数器的匹配条件，计时器/计数器的中断模式将变为有效。当相应的中断使能，MCU将跳转至中断向量。

模式改变的时钟数值

正常

Fmain	Fsub	上电	引脚复位 / WDT	
			N	G / I / S
IRC 500K, 1M,8M	IRC	16ms + WSTO + SST+ (1~8)*1/Fmain	SST + (1~8)*1/Fmain	WSTO + SST+ (1~8)*1/Fmain

PERCS=0

Fmain	Fsub	G → N	I → N	S → N
IRC 500K, 1M,8M	IRC	WSTO + SST+ (1~8)*1/Fmain	WSTO + SST+ (1~8)*1/Fmain	WSTO + SST+ (1~8)*1/Fmain

PERCS=0

Fmain	Fsub	I → G	S → G
IRC	IRC	$SST+1*1/Fsub$	WSTO + $SST+1*1/Fsub$ (WDT 禁止) $SST+1*1/Fsub$ (WDT 使能)

PERCS=1

Fmain	Fsub	G → N	I → N	S → N
IRC 500K, 1M,8M	IRC	$SST+(1\sim 8)*1/Fmain$	$SST+(1\sim 8)*1/Fmain$	WSTO + $SST+(1\sim 8)*1/Fmain$

PERCS=1

Fmain	Fsub	I → G	S → G
IRC	IRC	$SST+1*1/Fsub$	WSTO + $SST+1*1/Fsub$ (WDT 禁止) $SST+1*1/Fsub$ (WDT 使能)

N: 正常模式

WSTO: 起振的等待时间

G: 低速低速模式

S: 睡眠模式

SST:同步稳定时间

Bit 5: 未使用, 总是设置为 "0"

Bit 4~3 (CLK1~CLK0):指令周期选择位

*默认值与代码选项字 1 CLK1~CLK0 相关

*CLK1	*CLK0	主时钟的比例
0	0	/2 (默认)
0	1	/4
1	0	/8
1	1	/16

Bit 2 (SFS): 子频率选择(由代码选项默认)

必须要考虑 Bank 0 RD OMCR Bit2.

Bits 1~0 (RCM1~RCM0): 内部 RC 模式选择位

*RCM1	*RCM0	频率
0	0	保留
0	1	500kHz(默认)
1	0	1 MHz
1	1	8 MHz

6.1.12 Bank 0 RD: WDTCR (WDT 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTE	EIS1	EIS0	SFSS	PSWE	PSW2	PSW1	PSW0

Bit 7 (WDTE): 看门狗计时器使能位。

0: 禁止 WDT

1: 使能 WDT

Bit 6 (EIS1): 控制位元用于定义P61 (/INT1)引脚功能

0: P61, 双向I/O引脚

1: /INT1, 外部中断引脚

Bit 5 (EIS0): 控制位元用于定义P60 (/INT0) 引脚功能

0: P60, 双向I/O引脚

1: /INT0, 外部中断引脚

Bit 4: (SFSS): 副频选择位

必须要考虑 Bank 0 RC OMCR Bit2

SFS	SFSS	频率
0	0	16kHz
0	1	未使用
1	0	128kHz
1	1	保留

Bit 3 (PSWE): WDT 的预分频使能位

0: 预分频禁止位。WDT 比位 1:1

1: 预分频使能位。WDT 比由 2~0 位设置

Bit 2 ~ Bit 0 (PSW2 ~ PSW0): WDT预分频比位

PST2	PST1	PST0	WDT 比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.13 Bank 0 RE: SFR1 (状态标识寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SHSF	-	-	TM2SF	TM1SF	EXSF1	EXSF0	ICSF

当中断条件被触发，相应的状态标志设置为"1"。

Bit 7 (SHSF): SHSF 中断状态标识。由软件清零。

Bits 6~5: 未使用，总是设置为 "0"

Bit 4 (TM2SF): 16 位定时器/计数器 2 状态标识。由软件清零。

Bit 3 (TM1SF): 16 位定时器/计数器 1 状态标识。由软件清零。

Bit 2 (EXSF1): 外部中断 1 状态标志位

Bit 1 (EXSF0): 外部中断 0 状态标志位

Bit 0 (ICSF): 端口中断标识

6.1.14 Bank 0 RF: SFR2 (状态标识寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
UERRSF	URSF	UTSF	-	-	-	-	-

当中断条件被触发，相应的状态标志设置为"1"。

Bit 7 (UERRSF): UART 接收错误状态标识，由软件清零或 UART 禁止。

Bit 6 (URSF): UART 接收模式数据缓冲区满状态标识，由软件清零。

Bit 5 (UTSF): UART 发送模式数据缓冲区空标识，由软件清零。

Bits 4~0: 未使用，总是设置为 "0"

6.1.15 Bank1 R5: TM1CR1 (定时器/计数器1控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM1S	TM1RC	TM1SS1	-	-	TM1MOS	-	-

Bit 7 (TM1S): 定时器/计数器 1 启动控制

0: 停止并清除计数器(默认)

1: 启动

Bit 6 (TM1RC): 定时器 1 读控制位。将当前数量的计数器加载到 TC1DB 寄存器中。它仅在计数器模式下有用。

0: 禁用功能。使用捕捉模式时，该位必须设置为"0"（默认）。

1: 启用功能。计数次数加载到 TC1DB 中。

Bit 5 (TM1SS1): 定时器/计数器 1 时钟源选择位 1

0: 内部时钟作为计数源(Fc) Fs/Fm(默认)

1: 外部 TC1 引脚作为计数源(Fc)，仅用于定时器/计数器模式

Bit 4~3: 未使用，总是设置为 "0"

Bit 2 (TM1MOS): 定时器输出模式选择位

0: 重复模式(默认)

1: 单次模式

Bits 1~0: 未使用, 总是设置为 "0"(只读)

6.1.16 Bank1 R6: TM1CR2 (定时器/计数器1控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	TM1M1	TM1M0	TM1SS0	TM1CK3	TM1CK2	TM1CK1	TM1CK0

Bit 7: 未使用, 总是设置为 "0"(只读)

Bits 6~5 (TM1M1~TM1M0): 定时器/计数器 1 时钟源选择位

TM1M1	TM1M0	工作模式选择
0	0	定时器/计数器在上升沿时计数
0	1	定时器/计数器在下降沿时计数
1	0	捕捉模式上升沿
1	1	捕捉模式下降沿

Bit 4 (TM1SS0): 定时器/计数器 1 时钟源选择位

0: Fs 用作计数源(Fc)(默认)

1: Fm 用作计数源(Fc)

Bits 3~0 (TM1CK3~TM1CK0): 定时器/计数器 1 时钟源预分频器选择位

TM1CK3	TM1CK2	TM1CK1	TM1CK0	时钟源	分辨率 1 MHz	最大时间 1 MHz	分辨率 16kHz	最大时间 16kHz
				正常	F _c =1M	F _c =1M	F _c =16K	F _c =16K
0	0	0	0	F _c	1μs	65.536ms	62.5μs	4.096s
0	0	0	1	F _c /2	2μs	131.072ms	125μs	8.192s
0	0	1	0	F _c /2 ²	4μs	262.144ms	250μs	16.384s
0	0	1	1	F _c /2 ³	8μs	524.288ms	500μs	32.768s
0	1	0	0	F _c /2 ⁴	16μs	1.048576s	1ms	65.536s
0	1	0	1	F _c /2 ⁵	32μs	2.097152s	2ms	131.072s
0	1	1	0	F _c /2 ⁶	64μs	4.194304s	4ms	262.144s
0	1	1	1	F _c /2 ⁷	128μs	8.388608s	8ms	524.288s
1	0	0	0	F _c /2 ⁸	256μs	16.777216s	16ms	1048.58s
1	0	0	1	F _c /2 ⁹	512μs	33.554432s	32ms	2097.15s
1	0	1	0	F _c /2 ¹⁰	1024μs	67.108864s	64ms	4194.3s
1	0	1	1	F _c /2 ¹¹	2048μs	134.217728s	128ms	8388.6s
1	1	0	0	F _c /2 ¹²	4096μs	268.435456s	256ms	16777s
1	1	0	1	F _c /2 ¹³	8.192ms	536.870912s	512ms	33554s
1	1	1	0	F _c /2 ¹⁴	16.384ms	1073.741824s	1.024s	67108s
1	1	1	1	F _c /2 ¹⁵	32.768ms	2147.483648s	2.048s	134217s

6.1.17 Bank 1 R7: TM1DBH (定时器/计数器1数据缓冲器B的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM1DB15	TM1DB14	TM1DB13	TM1DB12	TM1DB11	TM1DB10	TM1DB9	TM1DB8

Bits 7~0 (TM1DB7~TM1DB0): 16 位定时器/计数器 1 数据缓冲

6.1.18 Bank 1 R8: TM1DBL(定时器/计数器 1数据缓冲器B的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM1DB7	TM1DB6	TM1DB5	TM1DB4	TM1DB3	TM1DB2	TM1DB1	TM1DB0

Bits 7~0 (TM1DB7~TM1DB0): 16 位定时器/计数器 1 数据缓冲

6.1.19 Bank 1 R9: TM1DAH(定时器/计数器 1数据缓冲器A的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM1DA15	TM1DA14	TM1DA13	TM1DA12	TM1DA11	TM1DA10	TM1DA9	TM1DA8

Bits 7~0 (TM1DA15~TM1DA8): 16 位定时器/计数器 1 数据缓冲 A

6.1.20 Bank 1 RA: TM1DAL (定时器/计数器1数据缓冲器A的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM1DA7	TM1DA6	TM1DA5	TM1DA4	TM1DA3	TM1DA2	TM1DA1	TM1DA0

Bits 7~0 (TM1DA7~TM1DA0): 16 位定时器/计数器 1 数据缓冲 A

6.1.21 Bank 1 RB: EIESCR (外部中断沿选择控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
EIES1	EI1NRE	EI1NR1	EI1NR0	EIES0	EI0NRE	EI0NR1	EI0NR0

Bit 7 (EIES1): 外部中断沿选择位

0: 下降沿中断

1: 上升沿中断

Bit 6 (EI1NRE): 外部中断 1 的噪声抑制比

0: 噪声抑制比禁止

1: 噪声抑制比使能

Bits 5~4 (EI1NR1~ EI1NR0): 外部中断 1 噪声抑制比的延迟时间选择

EI1NR1	EI1NR0	功能描述
0	0	噪声抑制禁止
0	1	3 x (1/ F _m 或 1/ F _s 通过 SFS 位)
1	0	7 x (1/ F _m 或 1/ F _s 通过 SFS 位)
1	1	15 x (1/ F _m 或 1/ F _s 通过 SFS 位)

Bit 3 (EIES0): 外部中断沿选择位

0: 下降沿中断

1: 上升沿中断

Bit 2 (EI0NRE): 外部中断 0 的噪声抑制比

0: 噪声抑制比禁止

1: 噪声抑制比使能

Bit 1~0 (EI0NR1~ EI0NR0): 外部中断 0 噪声抑制比的延迟时间选择

EI1NR1	EI1NR0	功能描述
0	0	噪声抑制禁止
0	1	3 x (1/ F _m 或 1/ F _s 通过 SFS 位)
1	0	7 x (1/ F _m 或 1/ F _s 通过 SFS 位)
1	1	15 x (1/ F _m 或 1/ F _s 通过 SFS 位)

6.1.22 Bank1 RC: STKMON (堆栈指针)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STOV					STL2	STL1	STL0

Bit 7(STOV): 堆栈指针溢出指示位。只读

Bits 2~0(STL2~0): 堆栈指针数。只读

6.1.23 Bank 1 RD (保留)

6.1.24 Bank 1 RE: IMR1 (中断屏蔽寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SHIE	-	-	TM2IE	TM1IE	EXIE1	EXIE0	ICIE

Bit 7 (SHIE): SHSF 中断使能位

0: 禁止 SHSF 中断

1: 使能 SHSF 中断

Bits 6~5: 未使用，总是设置为 "0"

Bit 4 (TM2IE): TM2SF 中断使能位

0: 禁止 TM2SF 中断

1: 使能 TM2SF 中断

Bit 3 (TM1IE): TM1SF 中断使能位

0: 禁止 TM1SF 中断

1: 使能 TM1SF 中断

Bit 2 (EXIE1): EXSF1 中断使能位与 INT1 功能使能位

0: P61/INT1 为 P61 引脚, EX1SF 总是等于 0

1: 使能 EXSF1 中断, P61/INT1 为 /INT1 引脚

Bit 1 (EXIE0): EXSF0 中断使能位与 INT0 功能使能位

0: P60/RX/TM1/INT0 为 P60 引脚, EX1SF 总是等于 0

1: 使能 EXSF0 中断, P60/RX/TM1/INT0 为 /INT0 引脚

Bit 0 (ICIE): ICIF 中断使能位

0: 禁止 ICIF 中断

1: 使能 ICIF 中断

6.1.25 Bank 1 RF: IMR2 (中断屏蔽寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
UERRIE	URIE	UTIE	-	-	-	-	-

Bit 7 (UERRIE): URERRSF 接收错误中断使能位

0: 禁止 UERRSF 中断

1: 使能 UERRSF 中断

Bit 4 (URIE): UART 接收模式中断使能位

0: 禁止 URSF 中断

1: 使能 URSF 中断

Bit 3 (UTIE): UART 传输模式中断使能位

0: 禁止 UTSF 中断

1: 使能 UTSF 中断

Bits 2~0: 未使用, 总是设置为 "0"

6.1.26 Bank 2 R5: URCR1 (UART控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
UINVEN	-	UMODE0	BRATE2	BRATE1	BRATE0	UTBE	TXE

Bit 7 (UINVEN): 使能 UART TXD 和 RXD 端口反相输出位

0: 禁止 TXD 和 RXD 端口反相输出

1: 使能 TXD 和 RXD 端口反相输出

Bit 6: 未使用, 总是设置为 "0"

Bit 5 (UMODE0): UART 模式选择位

UMODE0	UART 模式
0	模式 1: 7 位
1	模式 1: 8 位

Bits 4 ~ 2 (BRAT2~BRAT0): 传输波特率选择

BRATE2	BRATE1	BRATE0	波特率	500kHz	波特率	1 MHz
0	0	0	Fc/1	19200	FIRC/1	38400
0	0	1	Fc/2	9600	FIRC/2	19200
0	1	0	Fc/4	4800	FIRC/4	9600
0	1	1	Fc/8	2400	FIRC/8	4800
1	0(x)	0	Fc/16	1200	FIRC/16	2400
1	0(x)	1	Fc/32	600	FIRC/32	1200
1	1	0	保留	保留	保留	
1	1	1	保留	保留	保留	

1 位 UART = 26* 波特率

Bit 1 (UTBE): UART 传输缓冲空标识。当传输缓冲为空时, 设置为 1。当写入 UR TD 寄存器时, 自动复位为 0。当使能传输时, UTBF 位通过硬件清零。而 UTBF 位只读。因此, 当开始传输移位时, 必须写入 UR TD 寄存器。

Bit 0 (TXE): 使能传输

0: 禁止

1: 使能

6.1.27 Bank 2 R6: URS (UART 状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	EVEN	PRE	PRERR	OVERR	FMERR	URBF	RXE

Bit 7: 未使用, 总是设置为 "0"

Bit 6(EVEN): 奇偶校验选择

0:奇校验

1:偶校验

Bit 5(PRE):奇偶校验使能位

0:禁止

1:使能

Bit 4(PRERR):奇偶校验错误标志位。当校验错误产生时置 1，由软件清零。

Bit 3(OVERR):数据溢出错误标志位。当数据溢出错误产生时置 1，由软件清零。

Bit 2(FMERR):帧错误标志位。当帧错误产生时置 1，由软件清零。

Bit 1(URBF): UART 读缓冲器满标志位。当接收到一个字符后置 1。读取 URS 寄存器后自动清零。使能接收后 URBF 由硬件自动清零。URBF 位仅可读。因此，为避免发生数据覆盖错误，有必要读 URS 寄存器。

Bit 0(RXE):接收使能

0:禁止接收

1:使能接收

6.1.28 Bank 2 R7: URTD (UART送数据缓冲寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
URTD7	URTD6	URTD5	URTD4	URTD3	URTD2	URTD1	URTD0

Bits 7 ~ 0 (URTD7~URTD0): UART 发送数据缓冲器。仅可写。

6.1.29 Bank 2 R8: URRD (UART接收数据缓冲寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
URRD7	URRD6	URRD5	URRD4	URRD3	URRD2	URRD1	URRD0

Bits 7~0 (URRD7~URRD0): UART 接收数据缓冲器。仅可读。

6.1.30 Bank 2 RA: URCR2 (UART控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
URBFEN	URGHCMP	URGHGS	URGHB	URBLR	-	-	URSS

Bit 7 ~ 1: 未使用，总是设置为 "0"

Bit 0 (URSS): UART 时钟源选择位

0 : Fs 用于计数源(Fc)

1 : Fm 用于计数源(Fc) (默认)

6.1.31 Bank 3 R5: TM2CR1(定时器2控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM2S	TM2RC	TM2SS1	-	-	TM2MOS	-	-

Bit 7 (TM2S): 定时器/计数器 2 启动控制

- 0: 停止并清除计数器(默认)
- 1: 启动定时器/计数器 2

Bit 6 (TM2RC): 定时器 2 读控制位。

- 0: 当此位设置为 0, 不可以从 TM2D 读取数据 (默认).
- 1: 当此位设置为 1, 可以从 TM2D 读取数据

Bit 5 (TM2SS1): 定时器/计数器 2 时钟源选择位 1

- 0: 内部时钟作为计数源(F_c)— F_s/F_m (默认)
- 1: 外部 TC2 引脚作为计数源(F_c), 仅用于定时器/计数器模式

Bits 4 ~ 3: 未用, 一直设为"0"

Bit 2 (TM2MOS): 定时其输出模式选择位

- 0: 重复模式(默认)
- 1: 单次模式

Bits 1~0: 未用, 一直设为"0"(只读)

6.1.32 Bank 3 R6: TM2CR2(定时器2控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	TM2M0	TM2SS0	TM2CK3	TM2CK2	TM2CK1	TM2CK0

Bits 7~5 (TM2M2~TM2M0): 定时器/ 2 工作模式选择

TM2M0	工作模式选择
0	定时器/计数器在上升沿时计数
1	定时器/计数器在下降沿时计数

Bit 4 (TM2SS0): 定时器/计数器 2 时钟源选择位 0

- 0: F_s 用作计数源(F_c)(默认)
- 1: F_m 用作计数源(F_c)

Bits 3~0 (TM2CK3~TM2CK0): 定时器 2 时钟源预分频器选择

TM2CK3	TM2CK2	TM2CK1	TM2CK0	时钟源	分辨率 1MHZ	最大时间 1MHz	分辨率 16KHZ	最大时间 16KHz
				正常	$F_c=1M$	$F_c=1M$	$F_c=16K$	$F_c=16K$
0	0	0	0	F_c	1 μ s	65.536ms	62.5 μ s	4.096s
0	0	0	1	$F_c/2$	2 μ s	131.072ms	125 μ s	8.192s
0	0	1	0	$F_c/2^2$	4 μ s	262.144ms	250 μ s	16.384s
0	0	1	1	$F_c/2^3$	8 μ s	524.288ms	500 μ s	32.768s

0	1	0	0	$F_c/2^4$	16 μ s	1.048576s	1ms	65.536s
0	1	0	1	$F_c/2^5$	32 μ s	2.097152s	2ms	131.072s
0	1	1	0	$F_c/2^6$	64 μ s	4.194304s	4ms	262.144s
0	1	1	1	$F_c/2^7$	128 μ s	8.388608s	8ms	524.288s
1	0	0	0	$F_c/2^8$	256 μ s	16.777216s	16ms	1048.58s
1	0	0	1	$F_c/2^9$	512 μ s	33.554432s	32ms	2097.15s
1	0	1	0	$F_c/2^{10}$	1024 μ s	67.108864s	64ms	4194.3s
1	0	1	1	$F_c/2^{11}$	2048 μ s	134.217728s	128ms	8388.6s
1	1	0	0	$F_c/2^{12}$	4096 μ s	268.435456s	256ms	16777s
1	1	0	1	$F_c/2^{13}$	8.192ms	536.870912s	512ms	33554s
1	1	1	0	$F_c/2^{14}$	16.384ms	1073.741824s	1.024s	67108s
1	1	1	1	$F_c/2^{15}$	32.768ms	2147.483648s	2.048s	134217s

6.1.33 Bank 3 R7: TM2DBH (定时器2数据缓冲器B高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM2DB15	TM2DB14	TM2DB13	TM2DB12	TM2DB11	TM2DB10	TM2DB9	TM2DB8

Bits 7~0 (TM2DB15~TM2DB8): 16 位定时器 2 数据缓冲 B

6.1.34 Bank 3 R8: TM2DBL (定时器2数据缓冲器B低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM2DB7	TM2DB6	TM2DB5	TM2DB4	TM2DB3	TM2DB2	TM2DB1	TM2DB0

Bits 7~0 (TM2DB7~TM2DB0): 16 位定时器 2 数据缓冲 B

6.1.35 Bank 3 R9: TM2DAH (定时器2数据缓冲器A高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM2DA15	TM2DA14	TM2DA13	TM2DA12	TM2DA11	TM2DA10	TM2DA9	TM2DA8

Bits 7~0 (TM2DA15~TM2DA8): 16 位定时器 2 数据缓冲 A

6.1.36 Bank 3 RA: TM2DAL (定时器2数据缓冲器A低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TM2DA7	TM2DA6	TM2DA5	TM2DA4	TM2DA3	TM2DA2	TM2DA1	TM2DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TM2DA7~TM2DA0): 16 位定时器 2 数据缓冲 A

6.1.37 Bank 3 RB (保留)

6.1.38 Bank 3 RC: EECR1 (EEPROM控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	RD	WR

Bits 7~2: 未使用，总是设置为 "0"

Bit 1(RD):读控制位

0:不执行 EEPROM 读

1:读 EEPROM 内容(RD 可以通过软件置位。当读指令完成，可通过硬件清零)

Bit 0 (WR):写控制位

0:写入 EEPROM 周期完成

1:初始写周期 (WR 可通过软件置位。当写周期完成，WR 通过硬件清零。)

6.1.39 Bank 3 RD: EECR2 (EEPROM控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
EEWE	EEDF	EEPC	-	-	-	-	-

Bit 7(EEWE): EEPROM 写使能位

0:禁止写入 EEPROM

1:允许写入 EEPROM

Bit 6 (EEDF): EEPROM侦测标志

0:写周期完成

1:写周期未完成

Bit 5(EEPC): EEPROM 掉电控制位

0: EEPROM 关闭

1: EEPROM 运行

Bits 4~0:未使用，总是设置为 "0"

6.1.40 Bank 3 RE: EERA (EEPROM地址)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	EERA6	EERA5	EERA4	EERA3	EERA2	EERA1	EERA0

Bits 7~0 (EERA6~EERA0): EEPROM 地址寄存器

6.1.41 Bank 3 RF: EERD (EEPROM数据)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
EERD7	EERD6	EERD5	EERD4	EERD3	EERD2	EERD1	EERD0

Bits 7~0(EERD7~EERD0): EEPROM 数据寄存器

6.1.42 Bank 4 R5: P6PHCR (Port 6上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH67	-	PH65	-	PH63	PH62	PH61	PH60

Bit 7 (PH67): 控制位用于使能 P67 引脚内部上拉功能(复位引脚)

0: 使能内部上拉

1: 禁止内部上拉(默认)

Bit 6: 未使用, 总是设置为 "0"

Bit 5 (PH65): 控制位用于使能 P65 引脚内部上拉功能

Bit 4: 未使用, 总是设置为 "0"

Bit 3 (PH63): 控制位用于使能 P63 引脚内部上拉功能

Bit 2 (PH62): 控制位用于使能 P62 引脚内部上拉功能

Bit 1 (PH61): 控制位用于使能 P61 引脚内部上拉功能

Bit 0 (PH60): 控制位用于使能 P60 引脚内部上拉功能

6.1.43 Bank 4 R6: P6PLCR (Port 6下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	PL65	-	PL63	PL62	PL61	PL60

Bit 7 (PL67): 控制位用于使能 P67 引脚内部下拉功能

0: 使能内部下拉

1: 禁止内部下拉(默认)

Bit 6: 未使用, 总是设置为 "0"

Bit 5 (PL65): 控制位用于使能 P65 引脚内部下拉功能

Bit 4: 未使用, 总是设置为 "0"

Bit 3 (PL63): 控制位用于使能 P63 引脚内部下拉功能

Bit 2 (PL62): 控制位用于使能 P62 引脚内部下拉功能

Bit 1 (PL61): 控制位用于使能 P61 引脚内部下拉功能

Bit 0 (PL60): 控制位用于使能 P60 引脚内部下拉功能

6.1.44 Bank 4 R7: P57PHCR (Port 5, Port 7 上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	P7HPH	-	P5HPH	-

Bits 7~4: 未使用，总是设置为 "0"

Bit 3 (P7HPH): 控制位用于使能端口 7 高半字节上拉功能

0: 使能内部上拉

1: 禁止内部上拉(默认)

Bit 2: 未使用，总是设置为 "0"

Bit 1 (P5HPH): 控制位用于使能端口 5 高半字节上拉功能

0: 使能内部上拉

1: 禁止内部上拉(默认)

Bit 0: 未使用，总是设置为 "0"

6.1.45 Bank 4 R8: P57PLCR (Port 5, Port 7 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	P7HPL	-	P5HPL	-

Bits 7~4: 未使用，总是设置为 "0"

Bit 3 (P7HPL): 控制位用于使能端口 7 高半字节下拉功能

0: 使能内部下拉

1: 禁止内部下拉(默认)

Bit 2: 未使用，总是设置为 "0"

Bit 1 (P5HPL): 控制位用于使能端口 5 高半字节下拉功能

0: 使能内部下拉

1: 禁止内部下拉(默认)

Bit 0: 未使用，总是设置为 "0"

6.1.46 Bank4 R9: P6HDSCR (Port 6 高驱动/高灌控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	H65	-	H63	H62	H61	H60

Bit 7~6: 未使用，总是设置为 "0"

Bits 5 (H65): P65 高驱动/高灌电流控制位

0: 使能高驱动/高灌电流

1:禁止高驱动/高灌电流(默认)

Bit 4: 未使用, 总是设置为 "0"

Bits 3 (H63): P63 高驱动/高灌电流控制位

0:使能高驱动/高灌电流

1:禁止高驱动/高灌电流(默认)

Bits 2 (H62): P63 高驱动/高灌电流控制位

0:使能高驱动/高灌电流

1:禁止高驱动/高灌电流(默认)

Bit 1: 未使用, 总是设置为 "0"

Bit 0 (H60): P63 高驱动/高灌电流控制位

0:使能高驱动/高灌电流

1:禁止高驱动/高灌电流(默认)

6.1.47 Bank 4 RA~RB (预留)

6.1.48 Bank 4 RC MFCR (主频IRC的调整位)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	CA5	CA4	CA3	CA2	CA1	CA0
0	0	R/W	R/W	R/W	R/W	R/W	R/W

Bits 4~0 (CA5~CA0): 主频 IRC 的调整位

调整代码						时钟周期	频率
CA[5]	CA[4]	CA[3]	CA[2]	CA[1]	CA[0]		
0	0	0	0	0	0	周期*(1+32%)	F*(1-24.24%)
0	0	0	0	0	1	周期*(1+31%)	F*(1-23.66%)
0	0	0	0	1	0	周期*(1+30%)	F*(1-23.08%)
0	0	0	0	1	1	周期*(1+29%)	F*(1-22.48%)
0	0	0	1	0	0	周期*(1+28%)	F*(1-21.88%)
0	0	0	1	0	1	周期*(1+27%)	F*(1-21.26%)
0	0	0	1	1	0	周期*(1+26%)	F*(1-20.63%)
0	0	0	1	1	1	周期*(1+25%)	F*(1-20%)
0	0	1	0	0	0	周期*(1+24%)	F*(1-19.36%)
0	0	1	0	0	1	周期*(1+23%)	F*(1-18.70%)
0	0	1	0	1	0	周期*(1+22%)	F*(1-18.03%)
0	0	1	0	1	1	周期*(1+21%)	F*(1-17.36%)
0	0	1	1	0	0	周期*(1+20%)	F*(1-16.67%)



调整代码						时钟周期	频率
CA[5]	CA[4]	CA[3]	CA[2]	CA[1]	CA[0]		
0	0	1	1	0	1	周期*(1+19%)	F*(1-15.97%)
0	0	1	1	1	0	周期*(1+18%)	F*(1-15.26%)
0	0	1	1	1	1	周期*(1+17%)	F*(1-14.53%)
0	1	0	0	0	0	周期*(1+16%)	F*(1-13.79%)
0	1	0	0	0	1	周期*(1+15%)	F*(1-13.04%)
0	1	0	0	1	0	周期*(1+14%)	F*(1-12.28%)
0	1	0	0	1	1	周期*(1+13%)	F*(1-11.50%)
0	1	0	1	0	0	周期*(1+12%)	F*(1-10.72%)
0	1	0	1	0	1	周期*(1+11%)	F*(1-9.91%)
0	1	0	1	1	0	周期*(1+10%)	F*(1-9.09%)
0	1	0	1	1	1	周期*(1+9%)	F*(1-8.26%)
0	1	1	0	0	0	Period*(1+8%)	F*(1-7.41%)
0	1	1	0	0	1	周期*(1+7%)	F*(1-6.54%)
0	1	1	0	1	0	周期*(1+6%)	F*(1-5.66%)
0	1	1	0	1	1	周期*(1+5%)	F*(1-4.76%)
0	1	1	1	0	0	周期*(1+4%)	F*(1-3.85%)
0	1	1	1	0	1	周期*(1+3%)	F*(1-2.91%)
0	1	1	1	1	0	周期*(1+2%)	F*(1-1.96%)
0	1	1	1	1	1	周期*(1+1%)	F*(1-0.99%)
1	1	1	1	1	1	周期 (默认)	F (默认)
1	1	1	1	1	0	周期*(1-1%)	F*(1+1.01%)
1	1	1	1	0	1	周期*(1-2%)	F*(1+2.04%)
1	1	1	1	0	0	周期*(1-3%)	F*(1+3.09%)
1	1	1	0	1	1	周期*(1-4%)	F*(1+4.17%)
1	1	1	0	1	0	周期*(1-5%)	F*(1+5.26%)
1	1	1	0	0	1	周期*(1-6%)	F*(1+6.38%)
1	1	1	0	0	0	周期*(1-7%)	F*(1+7.53%)
1	1	0	1	1	1	周期*(1-8%)	F*(1+8.7%)
1	1	0	1	1	0	周期*(1-9%)	F*(1+9.89%)
1	1	0	1	0	1	周期*(1-10%)	F*(1+11.11%)
1	1	0	1	0	0	周期*(1-11%)	F*(1+12.36%)
1	1	0	0	1	1	周期*(1-12%)	F*(1+13.64%)
1	1	0	0	1	0	周期*(1-13%)	F*(1+14.94%)
1	1	0	0	0	1	周期*(1-14%)	F*(1+16.28%)
1	1	0	0	0	0	周期*(1-15%)	F*(1+17.65%)
1	0	1	1	1	1	周期*(1-16%)	F*(1+19.05%)

调整代码						时钟周期	频率
CA[5]	CA[4]	CA[3]	CA[2]	CA[1]	CA[0]		
1	0	1	1	1	0	周期*(1-17%)	F*(1+20.48%)
1	0	1	1	0	1	周期*(1-18%)	F*(1+21.95%)
1	0	1	1	0	0	周期*(1-19%)	F*(1+23.46%)
1	0	1	0	1	1	周期*(1-20%)	F*(1+25%)
1	0	1	0	1	0	周期*(1-21%)	F*(1+26.58%)
1	0	1	0	0	1	周期*(1-22%)	F*(1+28.21%)
1	0	1	0	0	0	周期*(1-23%)	F*(1+29.87%)
1	0	0	1	1	1	周期*(1-24%)	F*(1+31.58%)
1	0	0	1	1	0	周期*(1-25%)	F*(1+33.33%)
1	0	0	1	0	1	周期*(1-26%)	F*(1+35.14%)
1	0	0	1	0	0	周期*(1-27%)	F*(1+36.99%)
1	0	0	0	1	1	周期*(1-28%)	F*(1+38.89%)
1	0	0	0	1	0	周期*(1-29%)	F*(1+40.85%)
1	0	0	0	0	1	周期*(1-30%)	F*(1+42.86%)
1	0	0	0	0	0	周期*(1-31%)	F*(1+44.93%)

6.1.49 Bank 4 RD SFCR (副频IRC的调整位)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	SC4	SC3	SC2	SC1	SC0
0	0	0	R/W	R/W	R/W	R/W	R/W

Bits 4~0 (SC4~SC0): IRC 副频 IRC 的调整位

调整代码					时钟周期	频率
SC4	SC3	SC2	SC1	SC0		
0	0	0	0	0	周期*(1+32%)	F*(1-24.24%)
0	0	0	0	1	周期*(1+30%)	F*(1-23.08%)
0	0	0	1	0	周期*(1+28%)	F*(1-21.88%)
0	0	0	1	1	周期*(1+26%)	F*(1-20.64%)
0	0	1	0	0	周期*(1+24%)	F*(1-19.37%)
0	0	1	0	1	周期*(1+22%)	F*(1-18.03%)
0	0	1	1	0	周期*(1+20%)	F*(1-16.67%)
0	0	1	1	1	周期*(1+18%)	F*(1-15.27%)
0	1	0	0	0	周期*(1+16%)	F*(1-13.79%)
0	1	0	0	1	周期*(1+14%)	F*(1-12.28%)
0	1	0	1	0	周期*(1+12%)	F*(1-10.72%)
0	1	0	1	1	周期*(1+10%)	F*(1-9.09%)

调整代码					时钟周期	频率
SC4	SC3	SC2	SC1	SC0		
0	1	1	0	0	周期*(1+8%)	F*(1-7.41%)
0	1	1	0	1	周期*(1+6%)	F*(1-5.66%)
0	1	1	1	0	周期*(1+4%)	F*(1-3.85%)
0	1	1	1	1	周期*(1+2%)	F*(1-1.96%)
1	1	1	1	1	周期 (默认)	F (默认)
1	1	1	1	0	周期*(1-2%)	F*(1+2.04%)
1	1	1	0	1	周期*(1-4%)	F*(1+4.17%)
1	1	1	0	0	周期*(1-6%)	F*(1+6.38%)
1	1	0	1	1	周期*(1-8%)	F*(1+8.7%)
1	1	0	1	0	周期*(1-10%)	F*(1+11.11%)
1	1	0	0	1	周期*(1-12%)	F*(1+13.64%)
1	1	0	0	0	周期*(1-14%)	F*(1+16.28%)
1	0	1	1	1	周期*(1-16%)	F*(1+19.05%)
1	0	1	1	0	周期*(1-18%)	F*(1+21.95%)
1	0	1	0	1	周期*(1-20%)	F*(1+25%)
1	0	1	0	0	周期*(1-22%)	F*(1+28.2%)
1	0	0	1	1	周期*(1-24%)	F*(1+31.58%)
1	0	0	1	0	周期*(1-26%)	F*(1+35.13%)
1	0	0	0	1	周期*(1-28%)	F*(1+38.89%)
1	0	0	0	0	周期*(1-30%)	F*(1+42.86%)

6.1.50 Bank 4 RE~RF (保留)
6.1.51 Bank 5 R5~RF (保留)
6.1.52 Bank 6 R5~RF (保留)
6.1.53 Bank 7 R5~RB (保留)
6.1.54 Bank 7 RC: TBWCR(表写入控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	-	IAPEN
0	0	0	0	0	0	0	R/W

Bit 0 (IAPEN): IAP 使能位

0: IAP 模式禁止

1: IAP 模式使能

6.1.55 Bank 7 RD: FLKR(闪存密钥寄存器用于表格写入使用)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FLK7	FLK6	FLK5	FLK4	FLK3	FLK2	FLK1	FLK0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

此 FLKR 寄存器用于表格写 IAP 模式操作。当将一个特定的值写入该寄存器时，例如，**0xB4**，产生 IAP 使能信号。此寄存器用于确保 IAP 操作发生在闪存升级时。

注意:执行完 TBW 指令之后，HW 将清除 FLKR 寄存器。再次执行表写入时，0xB4 必须重新写入 FLKR。

6.1.56 Bank 7 RE: TBPTL (表指针低寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TB7	TB6	TB5	TB4	TB3	TB2	TB1	TB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7 ~ 0 (TB7 ~ TB0): 表指针地址位 7~0(此寄存器用于表的读写)

6.1.57 Bank 7 RF: TBPTH (表指针低寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
HLB	-	-	-	TB11	TB10	TB9	TB8
R/W	0	0	0	R/W	R/W	R/W	R/W

(此寄存器用于表的读写)

Bit 7 (HLB): 从 ROM 中获取 MLB 或 LSB 机器代码

HLB	读取寄存器数据值的描述
0	从机器代码至 A 寄存器读取字节至为 Bit7~bit0
1	读取字节的最高位固定为“0”， bit12~bit8 为代码选项

Bits 6~4: 未使用，总是设置为 "0"

Bits 3 ~0 (TB11~TB8): 表指针地址位 12~8

※注意：

ROM 代码缓冲 (开始)	表写入 ROM 地址 (目的地)
BANK6 0x20	[TBPT] 低字节(bits7~0)
BANK6 0x21	[TBPT] 高字节(bits14~8)

BANK6 0x22	[TBPT+1] 低字节(bits7~0)
BANK6 0x23	[TBPT+1] 高字节(bits14~8)
⋮	⋮
BANK6 0x3E	[TBPT+15] 低字节(bits7~0)
BANK6 0x8F	[TBPT+15] 高字节(bits14~8)
BANK7 0x20	[TBPT+16] 低字节(bits7~0)
BANK7 0x21	[TBPT+16] 高字节(bits14~8)
⋮	⋮
BANK7 0x3E	[TBPT+31] 低字节(bits7~0)
BANK7 0x3F	[TBWA+31] 高字节(bits14~8)

注意:

1. 当下面的IAP程序，我们必须填写我们期待的程序至BANK6 0x20~0x3F和BANK7 0x20~0x3F(总共64个字节)。因此，使用闪存表写入，MCU可以在RAM内编程代码来按照顺序设置Flash ROM。
2. Bank6 0x20/0x21为IAP Flash ROM，开始地址在每一页。
3. IAP数据验证由用户程式来完成。首先，写入数据至RAM BANK6 0x20~0x3F和BANK7 0x20~0x3F。然后，执行TBW指令来编程HW FLASH。最后，执行表读取(64字节)来比较RAM BANK 6和7的数据。
4. FW验证:在flash页面读取数据几次之后与SRAM进行比较。

6.2 WDT和预分频

有两个8位的计数器分别作为TCC和WDT的预分频器。CONT寄存器的PST0~PST2位用于设置TCC的预分频比；同样的，IOCA寄存器的PSW0~PSW2位用于设置WDT的预分频比，每次执行写入TCC的指令，TCC预分频(TCCP2~TCCP0)都会被清零。图6描述了TCC/WDT的电路结构。

看门狗定时器是一个独立运行的片内RC振荡器。即使在其它振荡器关闭的情况下(也就是休眠模式下)，WDT仍保持运行。不管是在正常模式还是在休眠模式，WDT定时器溢出(若使能)都将使MCU复位。在正常模式下，通过软件设置可任意地禁止和使能WDT参考IOCA寄存器的WDTE位设置，在没有WDT预分频器情况下，WDT溢出时间大约是18ms¹(振荡器的启动时间)。

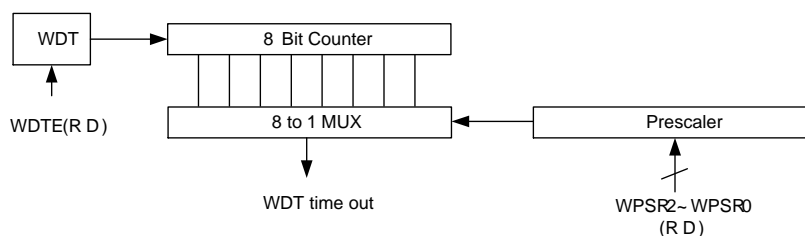


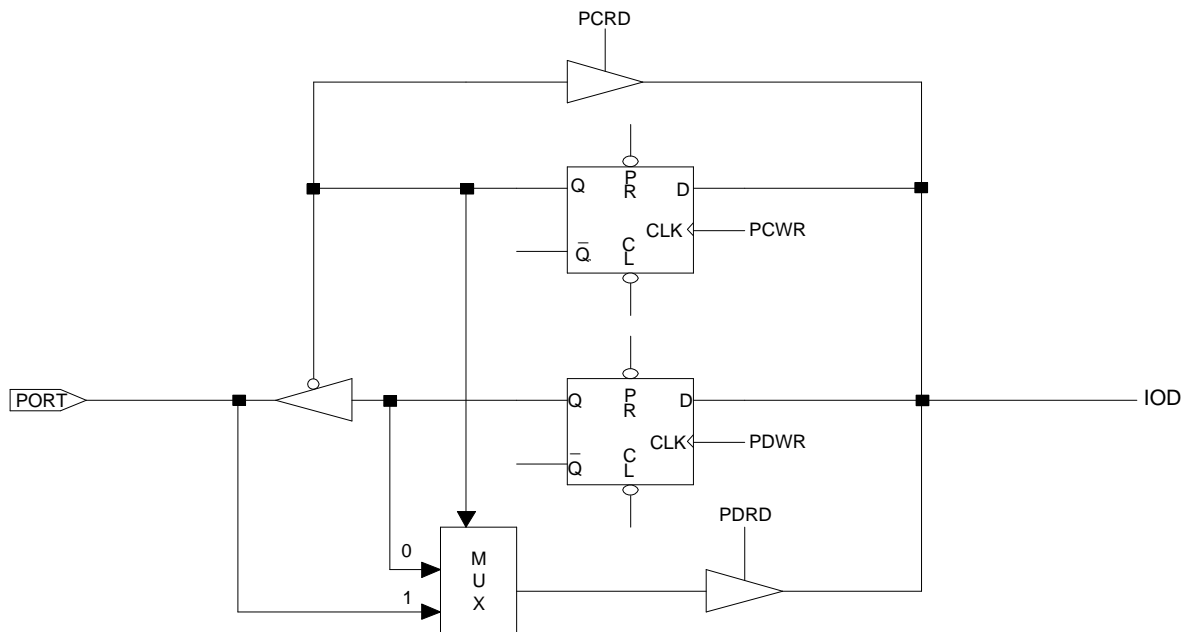
图6 WDT 结构图

¹ 注意: VDD=5V, WDT 溢出时间 = 16.5ms ± 8%. VDD=3V, WDT 溢出时间 = 18ms ± 8%.

6.3 I/O端口

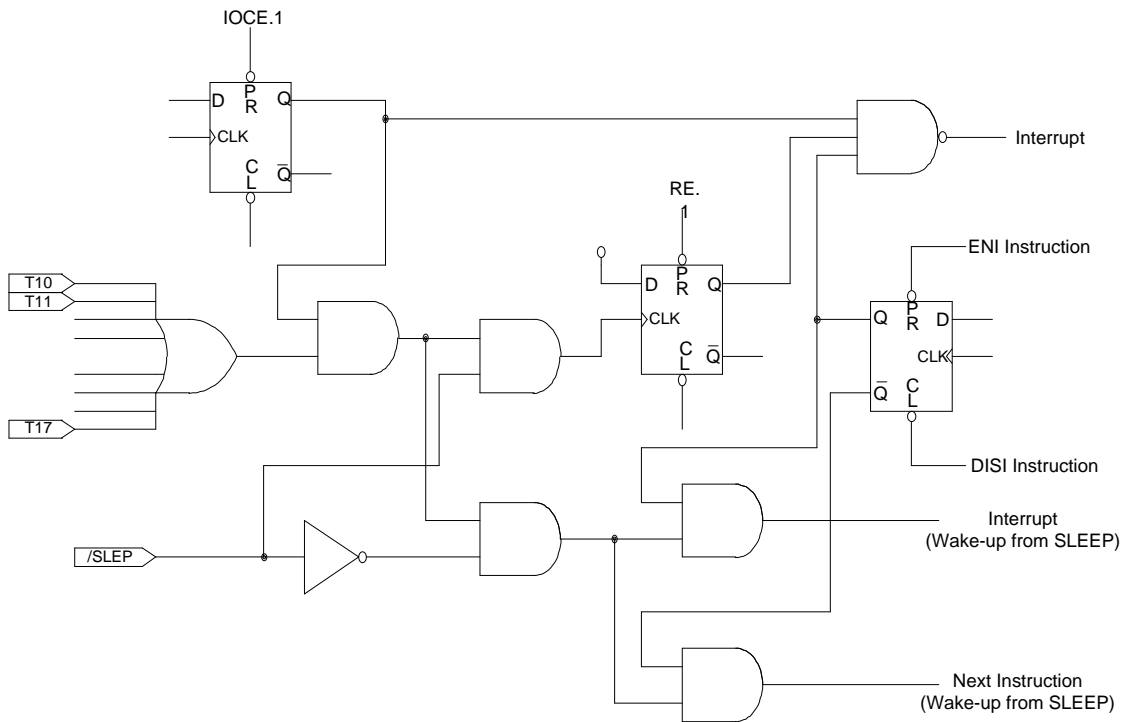
I/O口寄存器，Port5~ Port 7均为双向三态I/O端口。所有的可由软件内部上拉和下拉。端口6由唤醒和中断功能。另外，Port5~ Port 7也有内部状态改变中断功能。每一个I/O引脚可以通过I/O控制寄存器(IOC5 ~ IOC7)被定义为"输入"和"输出"引脚。

I/O口寄存器和I/O口控制寄存器均可进行读写操作。Port 5~Port A的I/O接口电路如图6-5,图6-6,图6-7和图6-8。



注意：下拉未显示在图中

Ports 5~7 的 I/O 口和 I/O 口控制寄存器电路



Port 6口引脚状态改变中断唤醒电路方框图

表 2 Port 6 输入状态改变唤醒中断功能的使用

Port 5~7 输入状态改变唤醒/中断功能的使用	
(I) 唤醒	(II) 唤醒和中断
(a) 休眠前	(a) 休眠前
1. 禁止 WDT	1. 禁止 WDT
2. 读 I/O端口(MOV R6,R6)	2. 读取 I/O端口(MOV R6,R6)
3. 执行 "ENI" 或"DISI"	3. 执行"ENI"或"DISI"
4. 使能唤醒位(设置 ICWE=1)	4. 使能唤醒为(设置ICWE=1)
5. 执行 "SLEP" 指令	5. 使能中断(设置ICIE =1)
(b) 唤醒之后	6. 执行"SLEP" 指令
→下一条指令	(b)唤醒之后
	1.如果"ENI" →中断向量(0004H)
	2.如果"DISI" →下一条指令

6.4 复位和唤醒

6.4.1 复位

复位可由一下事件触发：

- (1) 上电复位
- (2) /RESET引脚输入低
- (3) WDT溢出(若使能)

在检测到复位后，器件在复位被侦测之后将保持在复位状态大约 18ms^2 (一次振荡器启动时间)。如果 /Reset 引脚为“低”或 WDT 溢出有效，复位生成，在 IRC 模式复位时间位 1 个时钟。一旦产生复位，以下功能将被执行。参考图 11。

- 振荡器保持运行，或开始起振
- 程序计数器(R2)全部清"0"
- 所有I/O引脚均被配置为输入模式(高阻态)
- 看门狗定时器及其预分频器清零
- 控制寄存器的位由表4设置。

执行“SLEP”指令后即进入休眠(掉电)模式。进入休眠模式后，WDT(若使能)清零但仍保持运行。唤醒产生后，在 IRC 模式下，唤醒时间是 1 个时钟，控制器由如下时间唤醒-

- (1)/RESET引脚的外部复位输入
- (2)WDT溢出(若使能)
- (3)外部(/INT)引脚改变(如果EXWE使能).
- (4)端口输入状态改变(如果ICWE使能).

前两个事件将(1和2)使EM78F724N产生复位。R3寄存器的T和P标志可用来判定复位(唤醒)源。事件3~5将综合考虑程序的后续执行和全局中断("ENI" 或 "DISI"是否被执行)的情况决定控制器在唤醒后是否进入到中断向量。若在SLEP，指令前执行了 ENI 指令，唤醒后，指令将跳转到中断向量地址0x09~0x3C处执行。如果在“SLEP”指令前执行了 DISI指令，唤醒后，指令将从SLEP指令的下一条指令处开始执行。

在进入休眠模式之前仅有事件 3 至 4 之一或更多可被使能，但是只有一个事件能被唤醒：

[a] 若在 SLEP 之前 WDT 被使能，所有的唤醒位被禁止。因此 EM78F724N 仅能由事件 1 或 2 唤醒。详细请参考中断章节 6.6。

[b]如果在睡眠前外部(P60,/INT0) (P61, /INT1)引脚改变用来唤醒 EM78F724N 和 EXWE0,1 那么 WDT 必须禁止。因此 EM78F724N 只能被事件 3 唤醒。

² 注意：设置时间周期 = $16\text{ms} \pm 6\%$

[c] 如果引脚输入改变用来唤醒 EM78F724N，相应的唤醒设置在 SLEP 前使能，WDT 必须禁止。因此 EM78F724N 只能由事件 4 唤醒。

表 3 唤醒和中断工作模式总结归纳如下：

唤醒信号	条件信号	休眠模式		空闲模式		低功耗模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
TM1/2 中断 (用于定时器或捕捉)	TM1/2IE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	TM1/2IE = 1			唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
TM1/2 中断 (用于计数器)	TM1/2IE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	TM1/2IE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
外部 INT	EXWEx = 0, EXIEEx = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	EXWEx = 0, EXIEEx = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	EXWEx = 1, EXIEEx = 0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	EXWEx = 1, EXIEEx = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
引脚改变	ICWE = 0, PxICIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	ICWE = 0, PxICIE = 1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	ICWE = 1, PxICIE = 0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	ICWE = 1, PxICIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
UART 传输完成中断	URWK = 0, UTIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	URWK = 0, UTIE = 1			唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	URWK = 1, UTIE = 0,			唤醒 + 下一条指令		中断无效		中断无效	
	URWK = 1, UTIE = 1,			唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
UART 接收数据缓冲满中断	URWK = 0, URIE = 0	唤醒无效		唤醒无效		唤醒无效		中断无效	
	URWK = 0, URIE = 1			唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量

唤醒信号	条件信号	休眠模式		空闲模式		低功耗模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
	URWK = 1, URIE = 0,			唤醒 + 下一条指令		中断无效		中断无效	
	URWK = 1, URIE = 1			唤醒 + 下一条指令	唤醒 + 中断向量	下一条 指令	中断 + 中断向量	下一条 指令	中断 + 中断向量
UART 接收错误中断	URWK = 0, UERRIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	URWK = 0, UERRIE = 1			唤醒无效		下一条 指令	中断 + 中断向量	下一条 指令	中断 + 中断向量
	URWK = 1, UERRIE = 0,			唤醒 + 下一条指令		中断无效		中断无效	
	URWK = 1, UERRIE = 1,			唤醒 + 下一条指令	中断 + 中断向量	下一条 指令	中断 + 中断向量	下一条 指令	中断 + 中断向量
WDT 溢出		唤醒+复位		唤醒+复位		复位		复位	

6.4.2 寄存器初始值总结

说明:

x: 未使用

P: 复位前的值

U: 未知, 不必关注

t: 对照章节 6.5.4

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x00	R0 (IAR)	位名称	-	-	-	-	-	-	-	-
		上电复位	U	U	U	U	U	U	U	U
		/RESET和 WDT	P	P	P	P	P	P	P	P
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x01	R1 (BSR)	位名称	-	SBS2	SBS1	SBS0	-	GBS2	GBS1	GBS0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	P	P	P	0	P	P	P
0x02	R2 (PCL)	位名称	PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x03	R3 (SR)	位名称	-	-	INT	T	P	Z	DC	C
		上电复位	0	0	0	1	1	U	U	U
		/RESET和 WDT	0	0	0	t	t	P	P	P
		从休眠/空闲模式唤醒	0	0	P	t	t	P	P	P
0x04	R4 (RSR)	位名称	IGSB1	IGSB0	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0
		上电复位	0	0	U	U	U	U	U	U
		/RESET和 WDT	0	0	P	P	P	P	P	P
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x05	Bank 0, R5 (Port 5)	位名称	-	-	-	P54	-	-	-	-
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	0	P	0	0	0	0
0x06	Bank 0, R6 (Port 6)	位名称	P67	-	P65	-	P63	P62	P61	P60
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	P	0	P	P	P	P

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x07	Bank 0, R7 (Port 7)	位名称	-	P76	-	-	-	-	-	-
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	P	0	0	0	0	0	0
0x08	BANK 0, R8 (IOCR 5)	位名称	-	-	-	IOCR54	-	-	-	-
		上电复位	0	0	0	1	0	0	0	0
		/RESET和 WDT	0	0	0	1	0	0	0	0
		从休眠/空闲模式唤醒	0	0	0	P	0	0	0	0
0x09	BANK 0, R9 (IOCR 6)	位名称	IOCR67	-	IOCR65	-	IOCR63	IOCR62	IOCR61	IOCR60
		上电复位	1	0	1	0	1	1	1	1
		/RESET和 WDT	1	0	1	0	1	1	1	1
		从休眠/空闲模式唤醒	P	0	P	0	P	P	P	P
0x0A	BANK 0, RA (IOCR 7)	位名称	-	IOCR76	-	-	-	-	-	-
		上电复位	0	1	0	0	0	0	0	0
		/RESET和 WDT	0	1	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	P	0	0	0	0	0	0
0x0B	BANK 0, RB (WUCR)	位名称	URWE	-	-	-	-	EX2WE	EX1WE	ICWE
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	0	0	0	0	0	P
0x0C	BANK 0, RC (OMCR)	位名称	CPUS	IDLE	PERCS	CLK1	CLK0	SFS	RCM1	RCM0
		上电复位	1	1	0	0	0	Code Opt.	Code Opt.	Code Opt.
		/RESET和 WDT	1	1	0	0	0	P	P	P
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x0D	BANK 0, RD (WDTCR)	位名称	WDTE	EIS1	EIS0	SFSS	PSWE	PSW2	PSW1	PSW0
		上电复位	0	0	0	Code Opt.	0	0	0	0
		/RESET和 WDT	0	0	0	P	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0x0E	BANK 0, RE (SFR1)	位名称	SHSF	-	-	TM2SF	TM1SF	EXSF1	EXSF0	ICSF
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	0	P	P	0	P	P
0x0F	BANK 0, RF (SFR1)	位名称	UERRIF	URIF	UTIF	-	-	-	-	-
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	0	0	0	0	0
0x05	BANK 1, R5 (TM1CR1)	位名称	TM1S	TM1RC	TM1SS1	-	-	TM1MOS	-	-
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	0	0	P	0	0
0x06	BANK 1, R6 (TM1CR2)	位名称	-	TM1M1	TM1M0	TM1SS0	TM1CK3	TM1CK2	TM1CK1	TM1CK0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	P	P	P	P	P	P	P
0x07	BANK 1, R7 (TM1DBH)	位名称	TM1DB1 5	TM1DB1 4	TM1DB1 3	TM1DB1 2	TM1DB1 1	TM1DB1 0	TM1DB 9	TM1DB8
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X08	BANK 1, R8 (TM1DBL)	位名称	TM1DB7	TM1DB6	TM1DB5	TM1DB4	TM1DB3	TM1DB2	TM1DB1	TM1DB0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X09	BANK 1, R9 (TM1DAH)	位名称	TM1DA15	TM1DA14	TM1DA13	TM1DA12	TM1DA11	TM1DA10	TM1DA9	TM1DA8
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X0A	BANK 1, RA (TM1DAL)	位名称	TM1DA7	TM1DA6	TM1DA5	TM1DA4	TM1DA3	TM1DA2	TM1DA1	TM1DA0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X0B	BANK 1, RB (EIESCR)	位名称	EIES1	EI1NRE	EI1NR1	EI1NR0	EIES0	EI0NRE	EI0NR1	EI0NR0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X0C	BANK 1, RC (STKMON)	位名称	STOV					STL2	STL1	STL0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	0	0	0	P	P	P
0X0E	BANK 1, RE (IMR1)	位名称	SHIE	-	-	TM2IE	TM1IE	EXIE1	EXIE0	ICIE
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	0	P	P	P	P	P
0X0F	BANK 1, RF (IMR2)	位名称	UERRIE	RBIE	TBIE	-	-	-	-	-
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	0	0	0	0	0

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
0X05	Bank 2, R5 (URCR1)	位名称	UINVEN	-	UMODE 0	BRATE 2	BRATE 1	BRATE0	UTBE	TXE	
		上电复位	0	0	0	0	0	0	1	0	
		/RESET和 WDT	0	0	0	0	0	0	0	1	0
		从休眠/空闲模式唤醒	P	0	P	P	P	P	P	P	P
0X06	Bank 2, R6 (URS)	位名称	-	EVEN	PRE	PRERR	OVERR	FMERR	URBF	RXE	
		上电复位	0	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	P	P	P	P	P	P	P	P
0X07	Bank 2, R7 (URTD)	位名称	URTD7	URTD6	URTD5	URTD4	URTD3	URTD2	URTD1	URTD0	
		上电复位	0	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P	P
0X08	Bank 2, R8 (URRD1)	位名称	URRD7	URRD6	URRD5	URRD4	URRD3	URRD2	URRD1	URRD0	
		上电复位	0	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P	P
0X0A	Bank 2, RA (URCR2)	位名称	-	-	-	-	-	-	-	URSS	
		上电复位	0	0	0	0	0	0	0	0	1
		/RESET和 WDT	0	0	0	0	0	0	0	0	1
		从休眠/空闲模式唤醒	P	P	P	P	P	0	0	0	P
0X05	BANK 3, R5 (TM2CR1)	位名称	TM2S	TM2RC	TM2SS 1			TM2MO S			
		上电复位	0	0	0			0	0	0	0
		/RESET和 WDT	0	0	0			0	0	0	0
		从休眠/空闲模式唤醒	P	P	P			0	P	0	0

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X06	BANK 3, R6 (TM2CR2)	位名称			TM2M0	TM2SS0	TM2CK3	TM2CK2	TM2CK1	TM2CK0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	P	P	P	P	P	P
0X07	BANK 3, R7 (TM2DBH)	位名称	TM2DB15	TM2DB14	TM2DB13	TM2DB12	TM2DB11	TM2DB10	TM2DB9	TM2DB8
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	0	P	P	P	P
0X08	BANK 3, R8 (TM2DBL)	位名称	TM2DB7	TM2DB6	TM2DB5	TM2DB4	TM2DB3	TM2DB2	TM2DB1	TM2DB0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X09	BANK 3, R9 (TM2DAH)	位名称	TM2DA15	TM2DA14	TM2DA13	TM2DA12	TM2DA11	TM2DA10	TM2DA9	TM2DA8
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X0A	BANK 3, RA (TM2DAL)	位名称	TM2DA7	TM2DA6	TM2DA5	TM2DA4	TM2DA3	TM2DA2	TM2DA1	TM2DA0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X0C	BANK 3, RC (EECR1)	位名称							RD	WR
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	0	0	0	0	0	P
0X0D	Bank 3, RD (EECR2)	位名称	EEWE	EEDF	EEPC					
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	0	0	0	0	0



地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X0E	Bank 3, RE (EERA)	位名称	-	EERA6	EERA5	EERA4	EERA3	EERA2	EERA1	EERA0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	P	P	P	P	P	P	P
0X0F	Bank 3, RF (EERD)	位名称	EERD7	EERD6	EERD5	EERD4	EERD3	EERD2	EERD1	EERD0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X05	Bank 4, R5 (P6PHCR)	位名称	PH67	-	PH65	-	PH63	PH62	PH61	PH60
		上电复位	1	0	1	0	1	1	1	1
		/RESET和 WDT	1	0	1	0	1	1	1	1
		从休眠/空闲模式唤醒	P	0	P	0	P	P	P	P
0X06	Bank 4, R6 (P6PLCR)	位名称	PL67	-	PL65	-	PL63	PL62	PL61	PL60
		上电复位	1	0	1	0	1	1	1	1
		/RESET和 WDT	1	0	1	0	1	1	1	1
		从休眠/空闲模式唤醒	P	0	P	0	P	P	P	P
0X07	Bank 4, R7 (P57PHCR)	位名称	-	-	-	-	P7HPH	-	P5HPH	-
		上电复位	0	0	0	0	1	0	1	0
		/RESET和 WDT	0	0	0	0	1	0	1	0
		从休眠/空闲模式唤醒	0	0	0	0	P	0	P	0
0X08	Bank 4, R8 (P57PLCR)	位名称	-	-	-	-	P7HPL	-	P5HPL	-
		上电复位	0	0	0	0	1	0	1	0
		/RESET和 WDT	0	0	0	0	1	0	1	0
		从休眠/空闲模式唤醒	0	0	0	0	P	0	P	0
0X09	BANK 4, R9 (P6HDCR)	位名称	-	-	H65	-	H63	H62	H61	H60
		上电复位	0	0	1	0	1	1	1	1
		/RESET和 WDT	0	0	1	0	1	1	1	1
		从休眠/空闲模式唤醒	0	0	P	0	P	P	P	P

地址	名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X0C	BANK 4, RC (MFRCR)	位名称			CA5	CA4	CA3	CA2	CA1	CA0
		上电复位	0	0	Code Opt.	Code Opt.	Code Opt.	Code Opt.	Code Opt.	Code Opt.
		/RESET和 WDT	0	0	P	P	P	P	P	P
		从休眠/空闲模式唤醒	P	0	P	P	P	P	P	P
0X0D	BANK 4, RD (SFRCR)	位名称				SC4	SC3	SC2	SC1	SC0
		上电复位	0	0	0	Code Opt.	Code Opt.	Code Opt.	Code Opt.	Code Opt.
		/RESET和 WDT	0	0	0	P	P	P	P	P
		从休眠/空闲模式唤醒	0	0	0	P	P	P	P	P
0X0C	BANK7, RC (TBWCR)	位名称	-	-	-	-	-	-	-	IAPEN
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	0	0	0	0	0	0	0	P
0X0D	BANK 7, RD (FLKR)	位名称	FLK7	FLK6	FLK5	FLK4	FLK3	FLK2	FLK1	FLK0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X0E	BANK 7, RE (TBTPL)	位名称	TB7	TB6	TB5	TB4	TB3	TB2	TB1	TB0
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	P	P	P	P	P	P	P
0X0F	BANK 7, RF (TBTPLH)	位名称	HLB	-	-	-	TB11	TB10	TB9	TB8
		上电复位	0	0	0	0	0	0	0	0
		/RESET和 WDT	0	0	0	0	0	0	0	0
		从休眠/空闲模式唤醒	P	0	0	0	P	P	P	P

6.4.3 状态寄存器的 RST, T 和 P 位的状态

复位可以由以下事件触发:

1. 上电
2. /RESET引脚高低高脉冲
3. 看门狗定时器溢出

在表 5 的 T 和 P 的值,是用来查看处理器的唤醒。表 5 表述了事件可能对 T 和 P 值的影响。

表 5 复位后RST, T和P的值

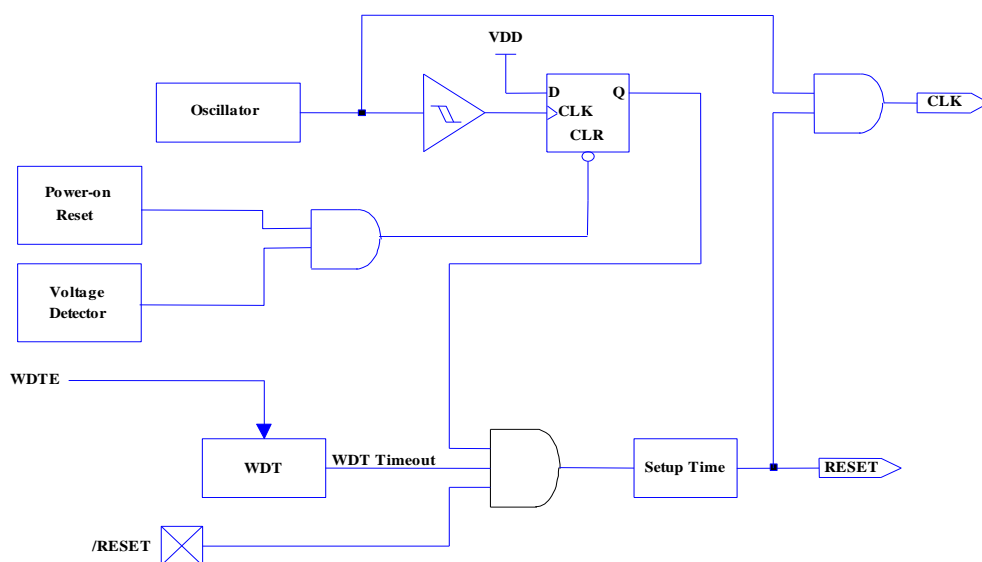
复位类型	T	P
上电	1	1
在操作模式下, /RESET	*P	*P
在休眠模式下/RESET引脚唤醒	1	0
在操作模式下WDT溢出	0	*P
休眠模式下WDT唤醒	0	0
休眠模式下引脚状态改变唤醒	1	0

*P: 复位前 P 的值

表 6 受事件影响后的 T 和 P 状态

事件	T	P
上电	1	1
WDTC 指令	1	1
WDT 时间溢出	0	*P
SLEP 指令	1	0
休眠模式下引脚状态改变唤醒	1	0

*P: 复位前 P 的值



控制器复位结构框图

6.5 中断

EM78F724N有以下9个中断（3个外部，6个内部）：

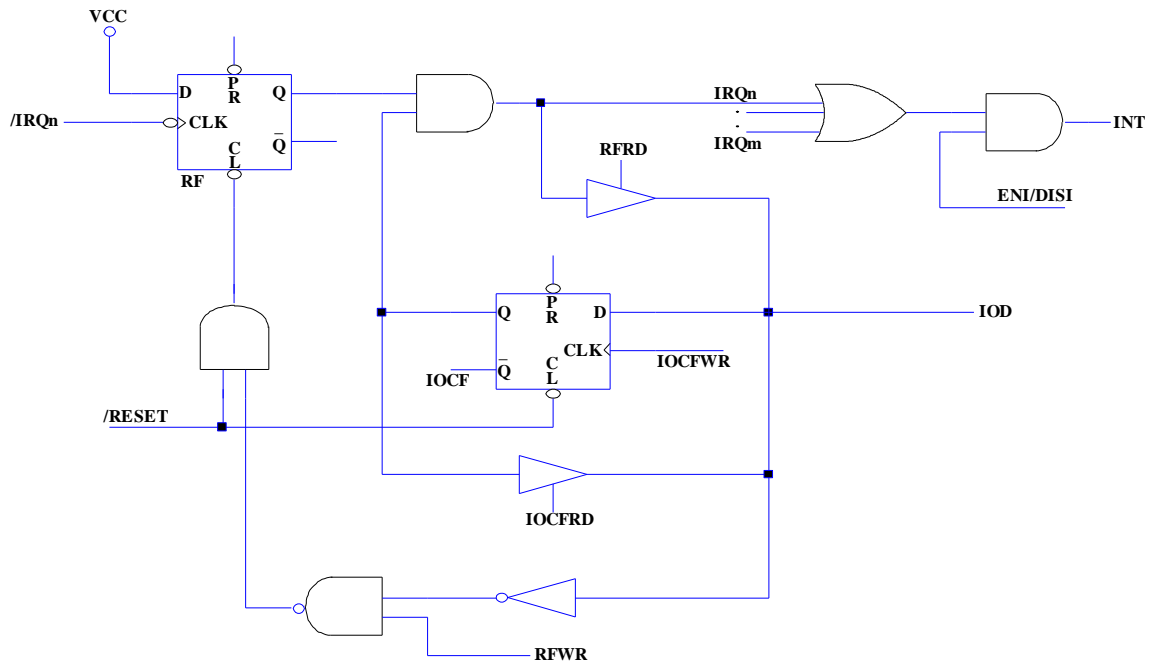
中断源		使能条件	中断标志	中断向量	优先级
内部/外部	复位	-	-	0	高0
外部	INT0,1	ENI + EXIE0=1	EXSF0	9	1
		ENI + EXIE1=1	EXSF1		
内部	引脚状态 改变	ENI + ICIE=1	ICSF	C	2
内部	系统保持	ENI+SHIE	SHSF	27	3
内部	TM1	ENI + TM1IE=1	TM1SF	2A	4
内部	TM2	ENI + TM2IE=1	TM2SF	33	5
内部	UART 发送	ENI+UTIE=1	UTSF	36	6
外部	UART 错误	ENI+UERRSIE=1	UERRSF	39	7
外部	UART 接收	ENI +URIE=1	URSF	3C	8

Bank0 RE~RF是中断状态寄存器，它的相关标志位记录相应中断请求。Bank1 RE~RF是中断屏蔽寄存器。全局中断可由ENI指令使能，由DISI指令禁止。当某个中断产生(若此中断使能)，下一条指令将跳转到各相应中断向量地址。中断标志位在离开中断服务子程序或使能中断前必须由指令清零以避免再次进入中断。

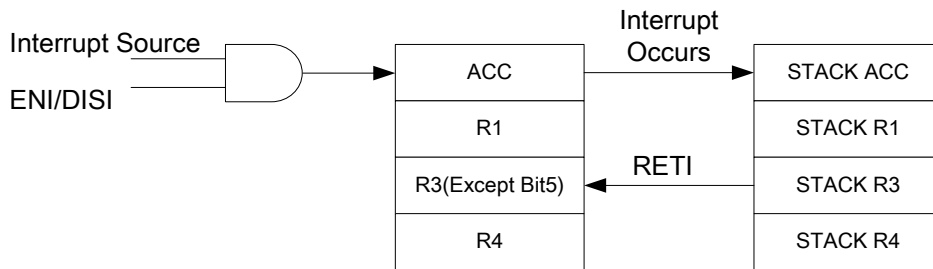
不论其中断屏蔽位状态或ENI是否被执行，中断状态寄存器标识中(除了ICIF位删除外)均被置位。RETI指令结束中断服务子程序并且使能全局中断(等同执行ENI)。

外部中断引脚配备有数字噪声抑制电路(输入脉冲低于4个系统时钟周期被当作噪声而滤除)。当外部中断(若使能)引脚脉冲(下降沿)触发产生一个中断，下一条指令将跳转到002H处执行。

在执行中断服务子程序前，ACC，R3(Bit 0~Bit 6)和R4值将会由硬件自动保存。如果有另外一个中断产生，ACC，R3(Bit 0~Bit 6)和R4寄存器将由新中断取代。中断服务子程序结束后，ACC，R3(Bit 0~Bit 6)和R4将被还原。

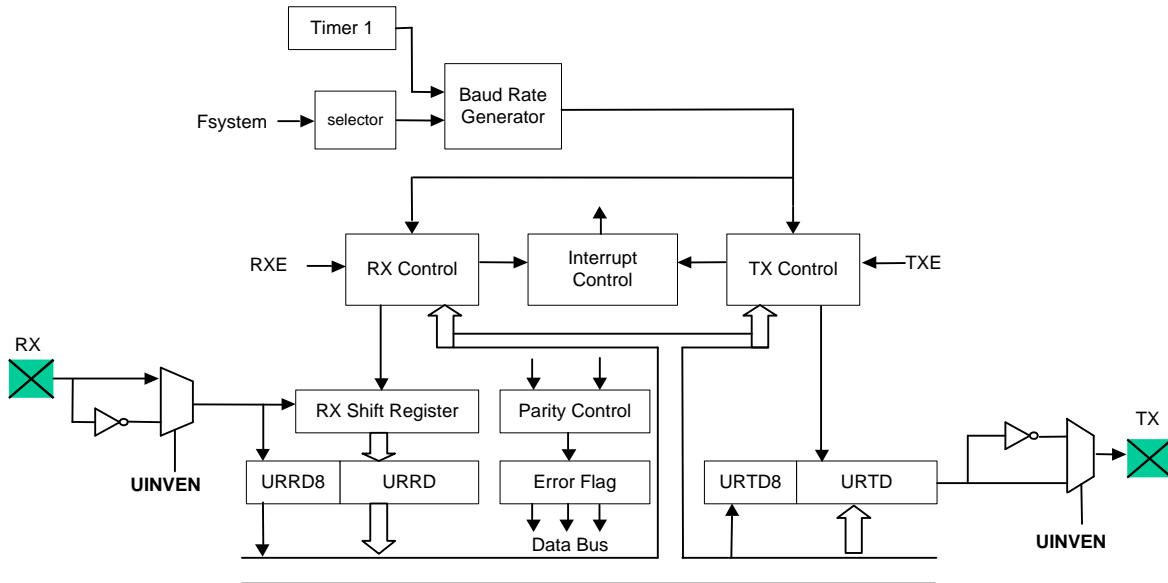


中断输入电路



中断备份结构图

6.6 UART (通用异步接收/发送器)



功能结构图

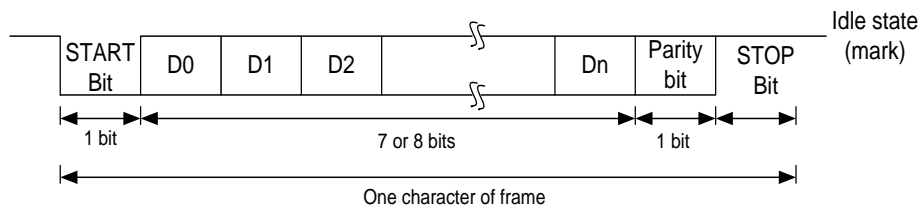
在通用异步接收发送(UART)模式下, 每个发送或接收的字符通过用起始位和停止位来帧同步。

因为它有独立的发送和接收部件, 所以UART可实现全双工数据传输。为两个部件配置的双缓冲器允许UART被编程成可连续传输数据。

下图展示了发送或接收一个字符的通用格式。通信信道通常保持一个标记状态(高电平), 字符发送和接收开始于向空格状态转换(低电平)。

发送或接收的第一位是起始位(低电平), 接着就是数据位, 最低有效位(LSB)在前。数据位后面的就是奇偶校验位。如果出现, 停止位或多位(高电平)就确定一帧的结束。

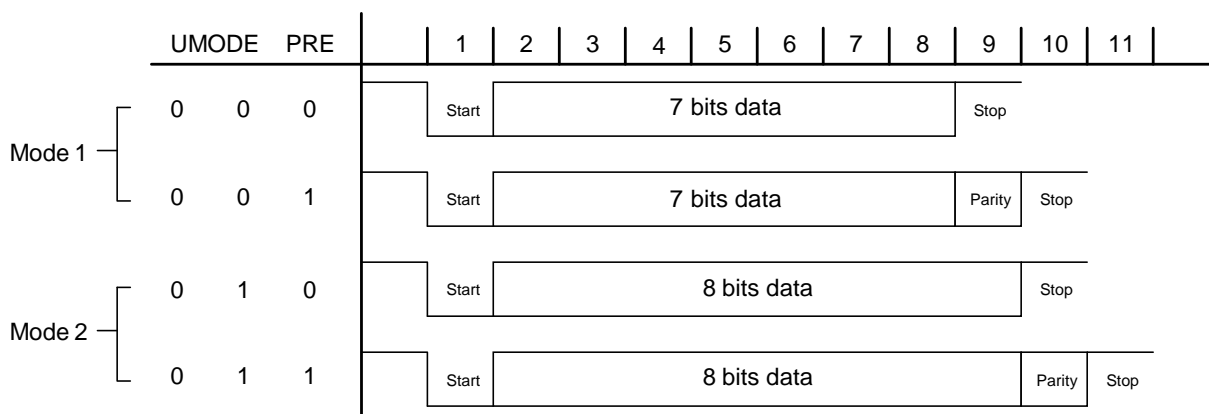
在接收时, UART同步于起始位的下降沿, 在三个采样期间当检测到两个或三个"0"时, 即被认为是普通起始位且接收操作开始。



UART 数据格式

UART 模式

有三种 UART 模式。模式 1(7 位数据)、模式 2(8 位数据)允许增加一个奇偶校验位、模式 3 中奇偶校验位添补无效。下图显示了各个模式的数据格式。



UART 模式

发送

在发送串行数据时，UART 操作如下：

1. 置位 URCR1 寄存器的 TXE 位以使能 UART 的发送功能。
2. 写数据到 URTD 寄存器，URCR 寄存器的 UTBF 位将由硬件清零。
3. 开始发送数据。
4. 串行发送的数据通过 TX 引脚按以下次序发送。
5. 开始位：输出一个“0”。
6. 发送数据：从 LSB 到 MSB 输出 7、8 位的数据。
7. 奇偶校验位：输出一个奇偶校验位(奇或偶可选择)。
8. 停止位：输出一个“1”(停止位)。

标记状态：持续的输出“1”直到下一个发送数据的起始位到来。

传输完停止位之后，UART 产生 UTSF 中断(若使能)。

接收

在接收数据时，UART 操作如下：

1. 置位 URS 寄存器的 RXE 位以使能 UART 接收功能。UART 监视着 RX 引脚，当检测到起始位后，UART 在内部同步。
2. 接收数据按从 LSB 到 MSB 的顺序移到 URRD 寄存器。
3. 接收奇偶校验位和停止位。接收一个字符之后，URS 寄存器的 URF 位被置“1”。这表示将产生 UART 中断。
4. UART 做如下检测：

- (a) 奇偶校验检测：所接收的数据中"1"的个数必须与URS寄存器的EVEN位设置的偶或奇校验匹配。
- (b) 帧校验：开始位必须为0且停止位必须为1。
- (c) 超速校验：在下一个接收数据载入URRD寄存器之前，URS寄存器的URBF位必须清零（就是说URRD寄存器需被读出）。

如果任一校验失败，即产生UERRIF中断（若使能），PRERR、OVERR、RMERR位表示相应的错误标志。这些错误标志必须由软件清零，否则当接收到下一个字节时将会产生UERRSF中断。

5. 从URRD寄存器读取接收数据。URBF位由硬件设置。

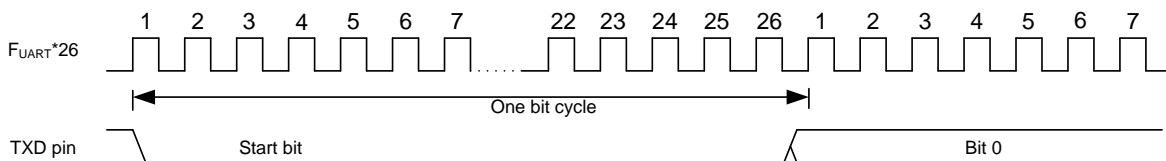
波特率发生器

波特率发生器由一产生时钟脉冲的电路构成，该脉冲用以定义UART发送/接收的传输速度。

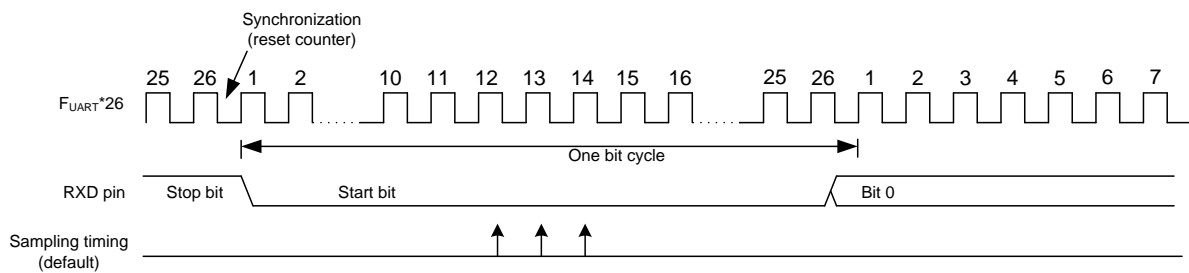
URC寄存器的BRATE2~BRATE0位可设定想要的波特率。

UART 时序

1. 发送计数器时序:



2. 接收计数器时序:

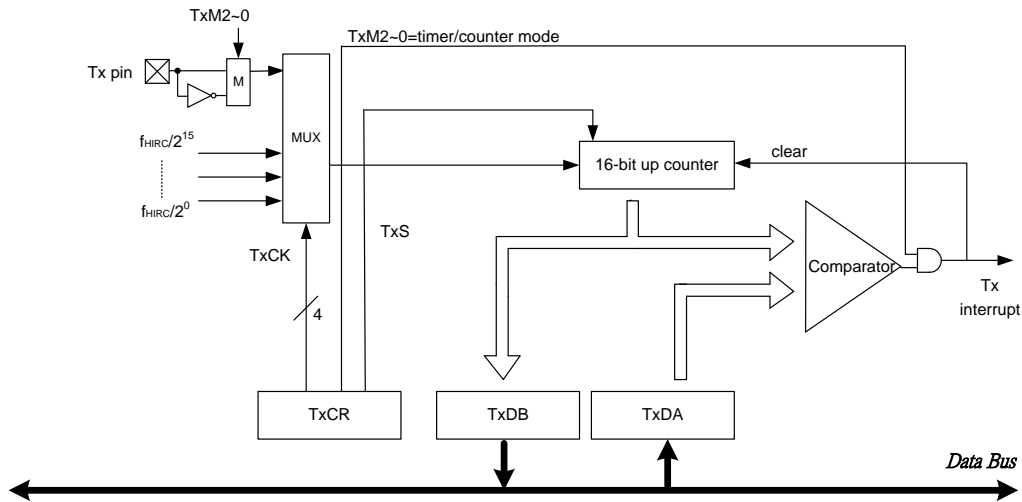


UART 时序

6.7 定时器/计数器 1/2

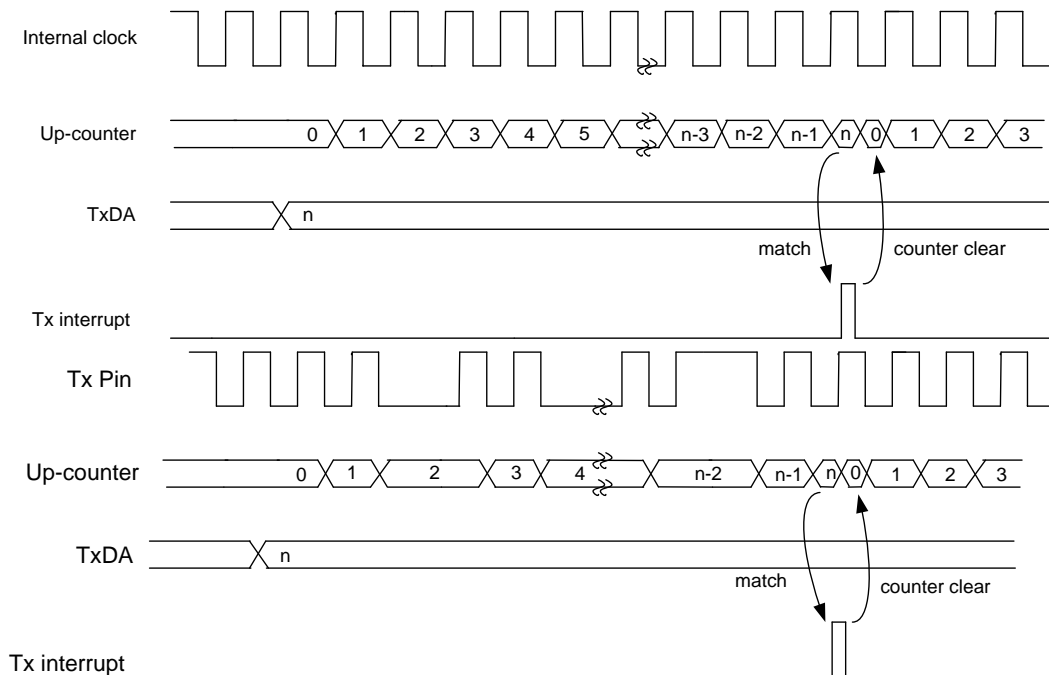
在 EM78F724N 中有 2 个定时器。定时器 1 和定时器 2 为 16 位加计数器。

定时器/计数器模式

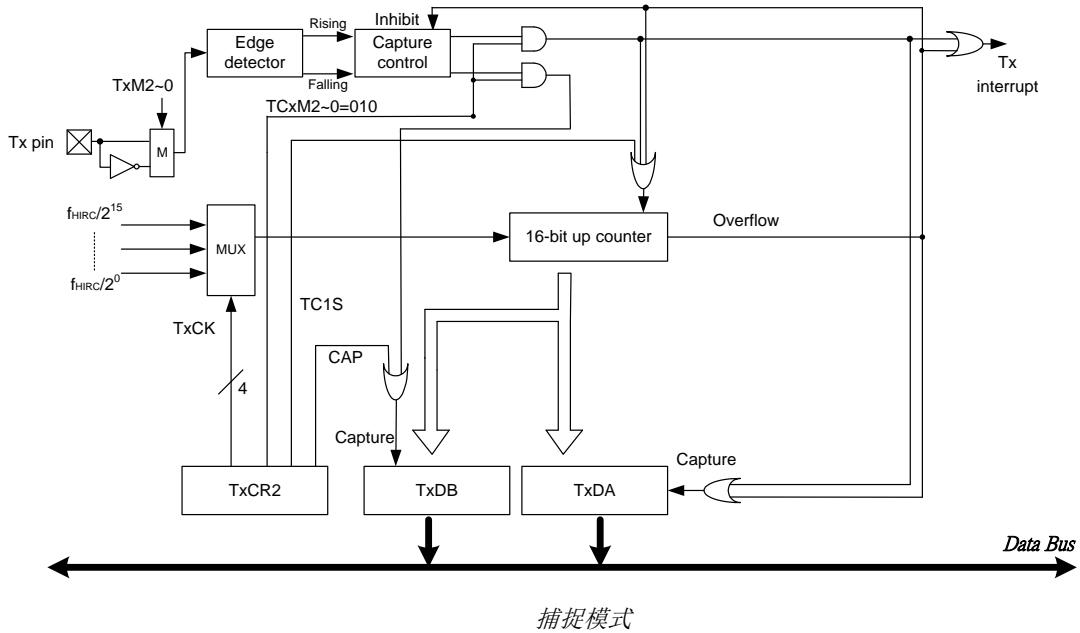


定时器/计数器模式

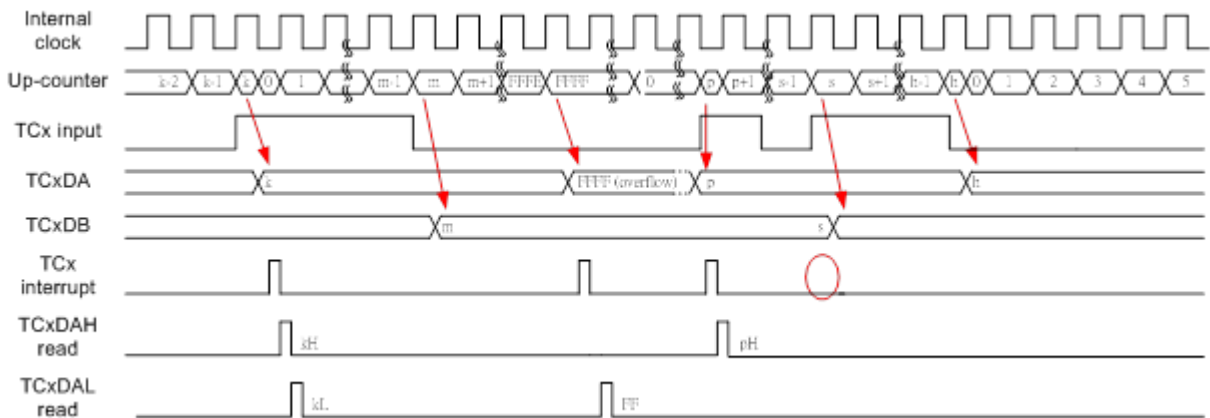
在定时器/计数器模式，加计数通过内部时钟 $clock(F_{HIRC})$ 或 Tx 引脚产生。当加计数器的内容与 TxDA 匹配，产生内部中断同时计数器被清零。加计数器在清零后会重新开始计数。通过设置 TxRC 为 1 可将加计数器的当前值加载到 TxDB。



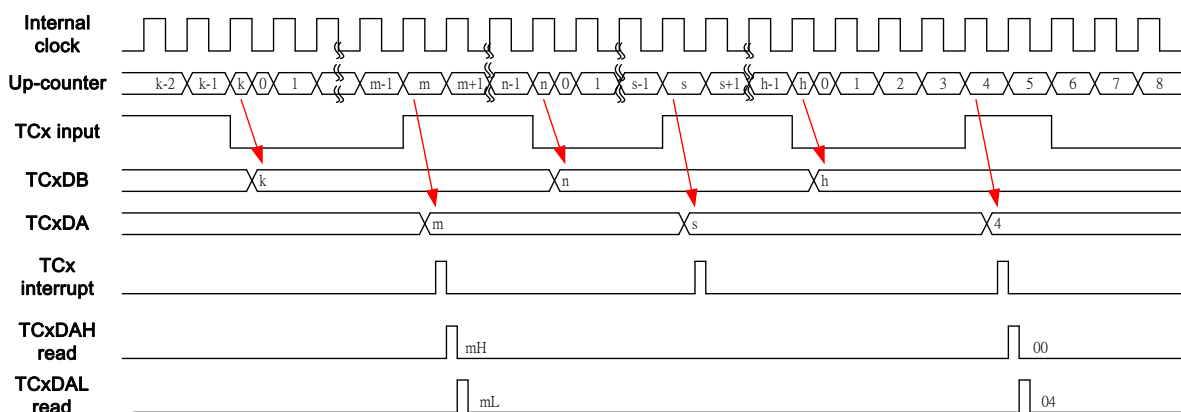
定时器/计数器模式波形

捕捉模式


在捕捉模式，Tx 的脉冲宽度、周期、占空比在此模式中测量，可用于解码遥控信号。计数器通过内部时钟自由运行。在 Tx 引脚的上升(下降)沿，计数器的内容加载到 TxDA 中，然后计数器清零，产生中断。在 TA 引脚的下降 (上升)沿，计数器的内容加载到 TxDB 中。此时，计数器仍然计数。一旦 Tx 的下一个上升沿触发，计数器的内容将被加载到 TxDA 中，计数器清零，再次产生中断。如果在检测到边沿之前溢出，则 FFH 加载到 TxDA 中，产生溢出中断。在中断处理期间，可通过检测 TxDA 的值是否为 FFH 来判断是否溢出。在产生中断 (捕捉 TCxDA 或溢出侦测)之后，捕捉或溢出侦测停止，直到读出 TxDA。



捕捉模式波形图 1



捕捉模式波形图 2

注意

捕捉模式中，中断服务条例或从空闲模式唤醒中，我们必须按顺序执行如下程序。

1. 清除定时器SFR标识。
2. 执行用户程序。
3. 读取TM1DAH。
4. 最后，读取TM1DAL。

6.8 代码选项寄存器

EM78F724N拥有3个代码选项字，它不属于普通的程序寄存器程序执行时不能被存取。

代码选项寄存器与客户ID寄存器分配：

Word 0	Word 1	Word 2
Bit 12~Bit 0	Bit 12~Bit 0	Bit 12~Bit 0

6.8.1 代码选项寄存器(Word 0)

Word 0													
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	HLP	-	-	RESETENB	-	TBWE N	ENWDTB	-	-	-	EEPR2	EEPR1	EEPR0
1	低	-	-	使能	-	使能	使能	-	-	-	高	高	高
0	高	-	-	禁止		禁止	禁止	-	-	-	低	低	低
默认	0	0	0	0	0	0	0	0	0	0	0	0	0

Bit 12 (HLP): 电源消耗选择位

0：电源高消耗，主要应用于频率高于400kHz

1：电源低消耗，主要应用于频率为400kHz或低于400kHz

Bit 11 ~ Bit 10: 未使用，总是设置为“0”

Bit 9 (RESETENB): 复位引脚使能位

0：禁止，P83//RESET=>P83(默认)

1：使能，P65//RESET=>复位引脚

Bit 8 ~ Bit 7: 未使用，总是设置为“0”

Bit 6 (ENWDTB): 看门狗定时器使能位

0：禁止

1：使能

Bits 2~0 (EEPR2~EEPR0): 保护位。PR2~PR0 是保护位保护类型如下：

EEPR2	EEPR1	EEPR0	保护
1	1	1	使能
0	0	0	禁止

6.8.2 代码选项寄存器(Word 1)

Word 1													
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	-	COBS 1	COBS 2	C5	C4	C3	C2	C1	C0	RCM1	RCM0	IRCW UT1	IRCW UT0
1	-	高	高	高	高	高	高	高	高	高	高	高	高
0	-	低	低	低	低	低	低	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0	0	0	1	0	0

Bit 12: 未使用，总是设置为“0”

Bits 11 (COBS1): SFCR寄存器代码选项位选择1

0: 从代码选项R2 (bit12~8)获取副IRC调整位元(默认)

1: 从代码选项Bank4 RD获取副IRC调整位元

Bits 10 (COBS2): MFCR寄存器代码选项位选择1

0: 从代码选项R1 (bit9~4)获取主IRC调整位元(默认)

1: 从代码选项Bank4 RC获取主IRC调整位元

Bit 9 ~ Bit 4 (C5 ~ C0): 内部RC模式校准位(IRC频率自动校准)

Bit 3 ~ Bit 2 (RCM1 ~ RCM0): RC模式选择位

RCM1	RCM0	频率
0	0	保留
0	1	500kHz
1	0	1 MHz
1	1	8MHz

Bits 1~0 (IRCWUT1~IRCWUT0): IRC 预热时间

IRCWUT1	IRCWUT0	时钟
0	0	1 个时钟
0	1	2 个时钟
1	0	4 个时钟
1	1	8 个时钟

CPU 模式转换	IRC 频率	CPU 开始工作前的等待时间
休眠 → 正常 空闲 → 正常 低速 → 正常	500kHz, 1 MHz,8MHz	WSTO + SST+1/2/4/8 个时钟(主频)
休眠 → 低速 空闲 → 低速	128kHz	WSTO +SST+1 个时钟(副频)

6.8.3 代码选项寄存器(Word 2)

Word 2													
Bit	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
助记符	SC4	SC3	SC2	SC1	SC0	EFTIM EN	SHCLK1	SHCLK0	SFS	IRCPS S	-	SFSS	-
1	高	高	高	高	高	禁止	高	高	高	VDD	-	高	-
0	低	低	低	低	低	使能	低	低	低	Regulator	-	低	-
默认	0	0	0	0	0	0	0	0	0	0	0	0	0

Bits 12 ~ 8 (SC4 ~ SC0): 副频校准 (WDT 副频自动校准)

Bit 7 (EFTIMEN): EFT 环境使能

0: 使能低通滤波器, 滤波器<10MHz (默认)

1: 禁止低通滤波器

Bits 6~5 (SHCLK1~ SHCLK0): 系统保持选择位

Shcksel1:0	系统保持时钟
00	8个时钟(默认)
01	4个时钟
10	16个时钟
11	32个时钟

Bits 4 (SFS): 副频选择

Bits 1 (SFSS): 副频的副选择

SFS	SFSS	频率
0	0	16kHz
0	1	未使用
1	0	128kHz
1	1	保留

Bit 3 (IRCPS S) : IRC校准使能位

0: 使能IRC调整改善功能, 但是会造成更多电源消耗

1: 禁止调整以省电, 但是IRC会产生更多误差

Bit 2和Bit 0: 未使用, 总是设置为0

6.9 上电相关问题

在供电电压未达到稳定状态下，任何微控制器都不能保证正常工作。EM78F724N内有一个上电电压检测器(POVD)，其检测电压2.0V。如果Vdd 上升时间足够快(50ms或更少)，它将正常的工作。然而，在要求严格的应用中，需要增加额外器件以辅助解决上电问题。

6.10 外部上电复位电路

图6-9所示电路是利用外部RC 电路产生复位脉冲的电路。脉冲宽度(时间常数)应该足够长以使Vdd 达到最低工作电压。此电路用在供电电压上升很慢的情况。由于 /RESET引脚的漏电流大约为 $\pm 5\mu\text{A}$ ，因此建议R值不要大于40K。此时， /RESET引脚电压保持在0.2V 以下。二极管(D)在掉电时作为短路回路。

电容 C 将快速充分放电。限流电阻 Rin 可防止高电流或 ESD(静电放电)灌入 /RESET 引脚。

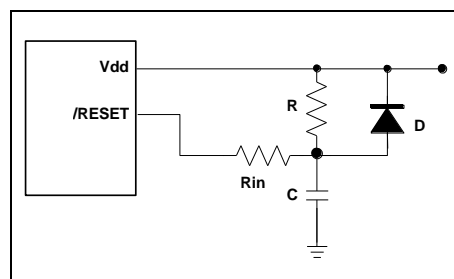


图6-9 外部上电复位电路

6.11 残留电压保护

当更换电池时，单片机的电源(Vdd)断开，但仍然存在残留电压。残留电压可能小于最低工作电压，但不为零。这种情况下可能导致不良复位。下图给出了如何防止残留电压的保护电路。

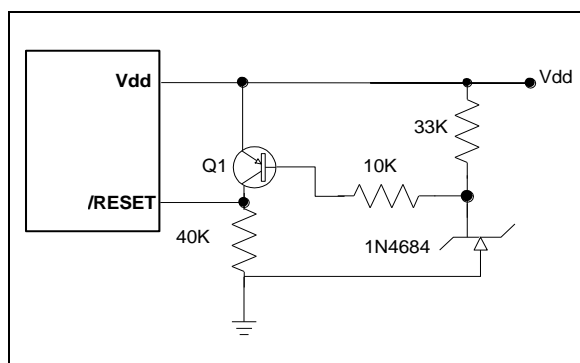


图6-26 残留电压保护电路1

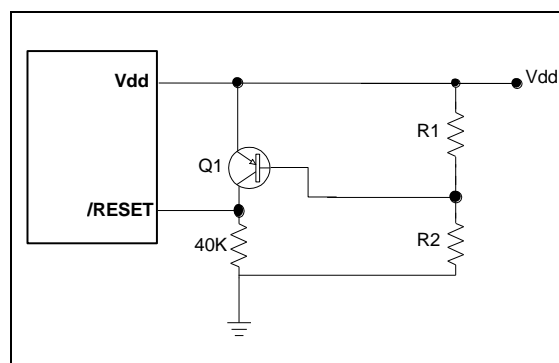


图6-27 残留电压保护电路2

6.12 指令集

指令集里的每条指令均是13位字节，一条指令分为一个操作码和一个或多个操作数。一般情况下，除指令的执行改变了程序计数器的值("MOV R2,A", "ADD R2,A")或对R2进行算术或逻辑操作(例如: "SUB R2,A", "BS (C) R2,6", "CLR R2"....)需要2个指令周期外，其它所有指令的执行周期都是一个指令周期(一个指令周期含2个振荡周期)。如果由于某些因素，规格里设定指令周期(一个指令周期含2个振荡周期)不适合应用，试对指令作如下修改：

(A)"JMP", "CALL", "RET", "RETL", "RETI"指令执行一个指令周期，条件跳转指令("JBS", "JBC", "JZ", "JZA", "DJZ", "DJZA")条件为真时执行2个指令周期。对程序计数器进行写操作的指令也执行2个指令周期。

此外，指令集还具有如下特性：

- (1) 任何寄存器的每个位都可被置1、清零或直接测试。
- (2) I/O寄存器可被当作通用寄存器。也就是说，相同的指令可对I/O寄存器操作。

■ 指令集表：

下面的符号用在下面的表格中：

R = 表示一个寄存器指示符，用来指定指令操作哪个寄存器(包括操作寄存器和通用寄存器)。

b = 表示一个位指示符，指定位于R寄存器中并会影响操作的位。

k = 代表一个8位或10位常数或立即数。

助记符	操作	受影响的标志位
NOP	空操作	无
DAA	A累加器十进制调整	C
SLEP	0 → WDT, 停止振荡	T, P
WDTC	0 → WDT	T, P
ENI	使能中断	无
DISI	禁止中断	无
RET	[栈顶] → PC	无
RETI	[栈顶] → PC, 使能中断	无
MOV R,A	A → R	无
CLRA	0 → A	Z
TBWR	表写入开始指令	无
CLR R	0 → R	Z
SUB A,R	R-A → A	Z, C, DC
SUB R,A	R-A → R	Z, C, DC
DECA R	R-1 → A	Z
DEC R	R-1 → R	Z
OR A,R	A ∨ R → A	Z
OR R,A	A ∨ R → R	Z
AND A,R	A & R → A	Z

(续)

助记符	操作	受影响的标志位
AND R,A	$A \& R \rightarrow R$	Z
XOR A,R	$A \oplus R \rightarrow A$	Z
XOR R,A	$A \oplus R \rightarrow R$	Z
ADD A,R	$A + R \rightarrow A$	Z, C, DC
ADD R,A	$A + R \rightarrow R$	Z, C, DC
MOV A,R	$R \rightarrow A$	Z
MOV R,R	$R \rightarrow R$	Z
COMA R	$\neg R \rightarrow A$	Z
COM R	$\neg R \rightarrow R$	Z
INCA R	$R+1 \rightarrow A$	Z
INC R	$R+1 \rightarrow R$	Z
DJZA R	$R-1 \rightarrow A, 0$ 跳转	无
DJZ R	$R-1 \rightarrow R, 0$ 跳转	无
RRCA R	$R(n) \rightarrow A(n-1),$ $R(0) \rightarrow C, C \rightarrow A(7)$	C
RRC R	$R(n) \rightarrow R(n-1),$ $R(0) \rightarrow C, C \rightarrow R(7)$	C
RLCA R	$R(n) \rightarrow A(n+1),$ $R(7) \rightarrow C, C \rightarrow A(0)$	C
RLC R	$R(n) \rightarrow R(n+1),$ $R(7) \rightarrow C, C \rightarrow R(0)$	C
SWAPA R	$R(0-3) \rightarrow A(4-7),$ $R(4-7) \rightarrow A(0-3)$	无
SWAP R	$R(0-3) \leftrightarrow R(4-7)$	无
JZA R	$R+1 \rightarrow A, 0$ 跳转	无
JZ R	$R+1 \rightarrow R, 0$ 跳转	无
BC R,b	$0 \rightarrow R(b)$	无 ¹
BS R,b	$1 \rightarrow R(b)$	无 ²
JBC R,b	若 $R(b)=0$, 跳转	无
JBS R,b	若 $R(b)=1$, 跳转	无
CALL k	$PC+1 \rightarrow [SP],$ $(Page, k) \rightarrow PC$	无
JMP k	$(Page, k) \rightarrow PC$	无
MOV A,k	$k \rightarrow A$	无
OR A,k	$A \vee k \rightarrow A$	Z
AND A,k	$A \& k \rightarrow A$	Z
XOR A,k	$A \oplus k \rightarrow A$	Z
RETL k	$k \rightarrow A,$ $[栈顶] \rightarrow PC$	无
SUB A,k	$k-A \rightarrow A$	Z, C, DC
ADD A,k	$k+A \rightarrow A$	Z, C, DC

(续)

助记符	操作	受影响的标志位
LCALL k	下一条指令: k kkkk kkkk kkkk PC+1→[SP], k→PC4	无
LJMP k	下一条指令 : k kkkk kkkk kkkk k→PC4	无
TBRD R	若 Bank 3 R6.7=0, 机器码(7:0) → R 否则机器码 (12:8) → R(4:0), R(7:5)=(0,0,0)	无
SBANK k	k → R1(6:4)	无
GBANK k	k → R1(2:0), k(1:0) → R4(7:6)	无

¹ 该指令不建议用于中断状态寄存器的操作。

² 该指令不能用于中断状态寄存器。

7 最大绝对值

项目	范围		
工作温度	-40°C	至	85°C
存储温度	-65°C	至	150°C
工作电压	Vss-0.3V	至	Vdd+0.5V
工作频率	Vss-0.3V	至	Vdd+0.5V
输入电压	2.5V	至	3.6V
输出电压	DC	至	8 MHz

8 DC 电气特性

(Ta=25 °C, VDD=3.3V ±5%, VSS=0V)

符号	参数	条件	最小值	典型值	最大值	单位
Fxt	IRC: VDD ~ 3.3V	8MHz, 1 MHz, 500kHz,	F±30%	F	F±30%	Hz
IIL	输入引脚输入漏电流	VIN = VDD, VSS	-1	0	1	μA
VIH1	输入高电压 (施密特触发)	Ports 5, 6, 7	0.56Vdd	-	Vdd+0.3V	V
VIL1	输入低电压 (施密特触发)	Ports 5, 6, 7	-0.3V	-	0.44Vdd	V
VIHT1	输入高临界电压(施密特触发)	/RESET	0.56Vdd	-	Vdd+0.3V	V
VILT1	输入低临界电压(施密特触发)	/RESET	-0.3V	-	0.44Vdd	V
VIHT2	输入高临界电压(施密特触发)	INT	0.56Vdd	-	Vdd+0.3V	V
VILT2	输入低临界电压(施密特触发)	INT	-0.3V	-	0.44Vdd	V
IOH1	输出高电压 (Ports 5, 6, 7)	VOH = 0.9VDD	-2.5			mA
IOL1	输出低电压 (Ports 5, 6, 7)	VOL = 0.1VDD	6.5			mA
IOH2	输出高电压(高驱动) (P60~P63,P65)	VOH = 0.7VDD	-12			mA
IOL2	输出低电压(高驱动) (P60~P63,P65)	VOL = 0.3VDD	31			mA

符号	参数	条件	最小值	典型值	最大值	单位
IPH	上拉电流(15K Ω) (Ports 5, 6, 7)	上拉使能, 输入引脚连接到 VSS		-220		A
IPL	下拉电流 (220Kohm)(Port6)	下拉使能, 输入引脚连接到 Vdd		15		A
IPL2	下拉电流 (10Kohm) (Port5,7)	下拉使能, 输入引脚连接到 Vdd		330		A
ICC1	工作供电电流 (正常模式)	/RESET= '高', Fm=1MHz (IRC 类型), Fs 开启, 输出引脚悬空, WDT 使能	-	160	-	A
ICC2	工作供电电流 (正常模式)	/RESET= '高', Fm=8MHz (IRC 类型), Fs 开启, 输出引脚悬空, WDT 使能	-	562.5	-	A
ICC3	工作供应电流 (正常模式)	/RESET= '高', Fm=500kHz (IRC 类型), Fs 开启, 输出引脚悬空, WDT 使能		120		A
ICC4	工作供应电流 (低速模式)	/RESET= '高', 低功耗, Fm=1MHz (IRC 类型), Fs =128kHz PERCS=0, 输出引脚悬空, WDT 使能			20	A
ICC5	工作供应电流 (空闲模式)	/RESET= '高', 低功耗, Fm=1MHz (IRC 类型), Fs=128kHz, PERCS=0, 输出引脚悬空, WDT 使能			3	A
ISB1		/RESET= '高', Fm & Fs 关闭, 所有的输入引脚和 I/O 引脚为 VDD, 输出引脚悬空, WDT 使能			0.8	A
ISB2		/RESET= '高', Fm & Fs 关闭, 所有的输入引脚和 I/O 引脚为 VDD, 输出引脚悬空, WDT 使能			2.5	A

注意: 上面这些参数均值为理论值, 都未经过测试和证实。

最小值、典型值、最大值栏里的数据基于 25°C 条件下的结果, 这些数据只用于指导设计, 未经测试。

8.1 数据EEPROM电器特性

符号	参数	条件	最小值	典型值	最大值	单位
Twrite	擦/写时间	Vdd = 2.5V ~ 3.6V 温度 = -40°C ~ 85°C	-	2	3	ms
Treten	数据保留时间		-	10	-	Years
Tendu	擦/写次数		-	100K	-	Cycles

8.2 Flash程序存储器

符号	参数	条件	最小值	典型值	最大值	单位
Tprog	擦/写时间	Vdd = 2.5V ~ 3.6V 温度 = -40°C ~ 85°C	-	1	1.5	ms
Treten	数据保留时间		-	10	-	Years
Tendu	擦/写次数		-	100K	-	Cycles

9 AC 电气特性

■ -40 ≤ Ta ≤ 85°C, VDD=5V, VSS=0V

符号	参数	条件	最小值	典型值	最大值	单位
Dclk	输入时钟占空比	-	45	50	55	%
Tins	指令周期(CLKS="0")	RC type	2000	-	DC	ns
Tdrh	单片机复位持续时间	-	11.8	16.8	21.8	ms
Trst	/RESET 脉冲宽度	Ta = 25°C	2000	-	-	ns
Twdt	看门狗定时器周期	Ta = 25°C	11.8	16.8	21.8	ms
Tset	输入引脚建立时间	-	-	0	-	ns
Thold	输入引脚保持时间	-	-	20	-	ns
Tdelay	输出引脚延迟时间	Cload=20pF	-	50	-	ns

*N:选择预分频比

附录

A 封装类型

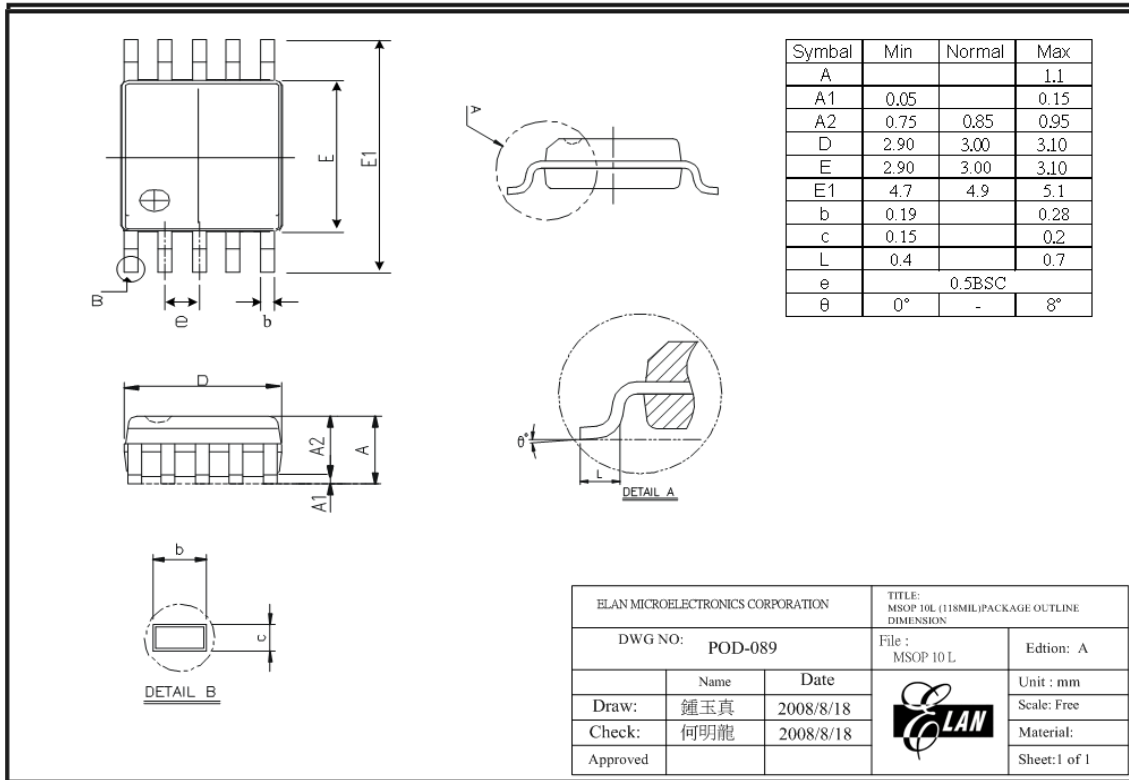
Flash MCU	封装类型	引脚数	封装尺寸
EM78F724NAMS10	MSOP	10	118 mil

绿色产品不包含有害物质，符合 Sony SS-00259 第三版本标准。
Pb 含量小于 100ppm，Pb 含量符合 Sony 规格说明

项目	EM78F724N
电镀类型	纯锡
成份 (%)	Sn:100%
熔点(°C)	232°C
电阻率($\mu\Omega$ cm)	11.4
硬度 (hv)	8~10
伸长 (%)	>50%

B 封装信息

B.1 EM78F724NAMS10 118mil



图B-1 EM78F724N 10-Pin MSOP封装类型

C 品质保证和可靠性

测试类别	测试条件	备注
可焊性	焊接温度=245±5°C, 使用松香在上面停留 5 秒	-
前提条件	步骤 1: TCT, 65°C (15 分钟)~150°C (15 分钟), 10 次	适合 SMD IC (例如 SOP, QFP, SOJ 等)
	步骤 2: 烘烤在 125°C, TD (持续时间)=24 hrs	
	步骤 3: 湿度在 30°C/60%, TD (持续时间)=192 hrs	
	步骤 4: IR 变化3 次 (Pkg 厚度≥2.5mm 或 Pkg 体积≥350mm ³ ----225±5°C) (Pkg 厚度≤2.5mm 或 Pkg 体积≤350mm ³ ----240±5°C)	
温度周期测试	-65°C (15 分钟)~150°C (15 分钟), 200 次	-
高压锅测试	TA =121°C, RH=100%, 压强=2 atm, TD (持续时间)= 96 hrs	-
高温/高湿测试	TA=85°C, RH=85%, TD (持续时间) = 168, 500 hrs	-
高温保存期	TA=150°C, TD (持续时间) = 500, 1000 hrs	-
高工作寿命	TA=125°C, VCC = 最大工作电压, TD (持续时间) = 168, 500, 1000 hrs	-
闩锁	TA=25°C, VCC = 最大工作电压, 150mA/20V	-
ESD (HBM)	TA=25°C, ≥ ± 3KV	IP_ND,OP_ND,IO_ND IP_NS,OP_NS,IO_NS
ESD (MM)	TA=25°C, ≥ ± 300V	IP_PD,OP_PD,IO_PD, IP_PS,OP_PS,IO_PS, VDD-VSS(+),VDD_VSS (-) 模式

C.1 地址缺陷检测

地址缺陷检测是MCU 嵌入式自动防止故障危害功能的一种，检测MCU由噪声或类似造成的功能故障。无论何时MCU 试图从ROM 区获取一条指令，内部恢复电路将自动开始。如果检测到噪声引起地址错误，MCU 重复执行程序直到噪声消除。MCU将继续执行下一条指令。

